

PATENT
81940.0066

Express Mail Label No. EV 324 111 401 US

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of:

Yoshifumi SEKIGUCHI et al.

Serial No: Not assigned

Filed: December 5, 2003

For: Liquid-Crystal Display Device and
Method of Driving Liquid-Crystal Device

Art Unit: Not assigned

Examiner: Not assigned

TRANSMITTAL OF PRIORITY DOCUMENT

Mail Stop PATENT APPLICATION

Commissioner for Patents

P.O. Box 1450

Alexandria, VA 22313-1450

Dear Sir:

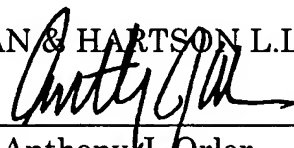
Enclosed herewith is a certified copy of Japanese patent application No. 2002-357828 which was filed December 10, 2002, from which priority is claimed under 35 U.S.C. § 119 and Rule 55.

Acknowledgment of the priority document(s) is respectfully requested to ensure that the subject information appears on the printed patent.

Respectfully submitted,

HOGAN & HARTSON L.L.P.

Date: December 5, 2003

By: 
Anthony J. Orler
Registration No. 41,232
Attorney for Applicant(s)

500 South Grand Avenue, Suite 1900
Los Angeles, California 90071
Telephone: 213-337-6700
Facsimile: 213-337-6701

1102-1657JS

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 2 年 1 2 月 1 0 日
Date of Application:

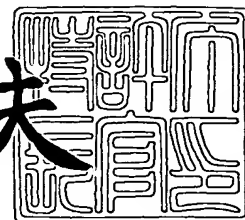
出 願 番 号 特 願 2 0 0 2 - 3 5 7 8 2 8
Application Number:
[ST. 10/C] : [J P 2 0 0 2 - 3 5 7 8 2 8]

出 願 人 株式会社日立製作所
Applicant(s):

2 0 0 3 年 1 0 月 1 4 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫

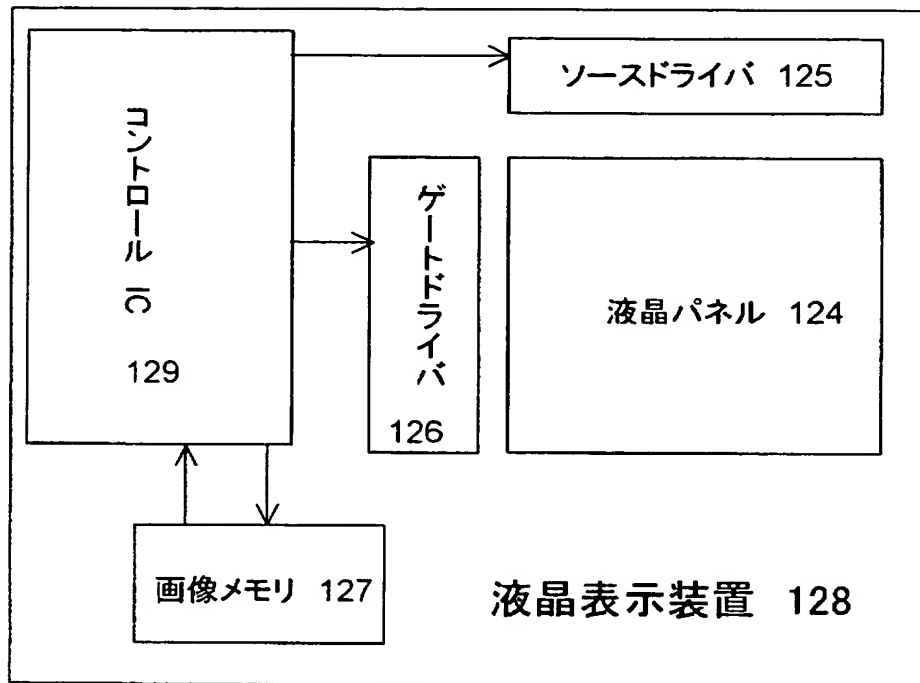


出証番号 出証特 2 0 0 3 - 3 0 8 4 0 3 2

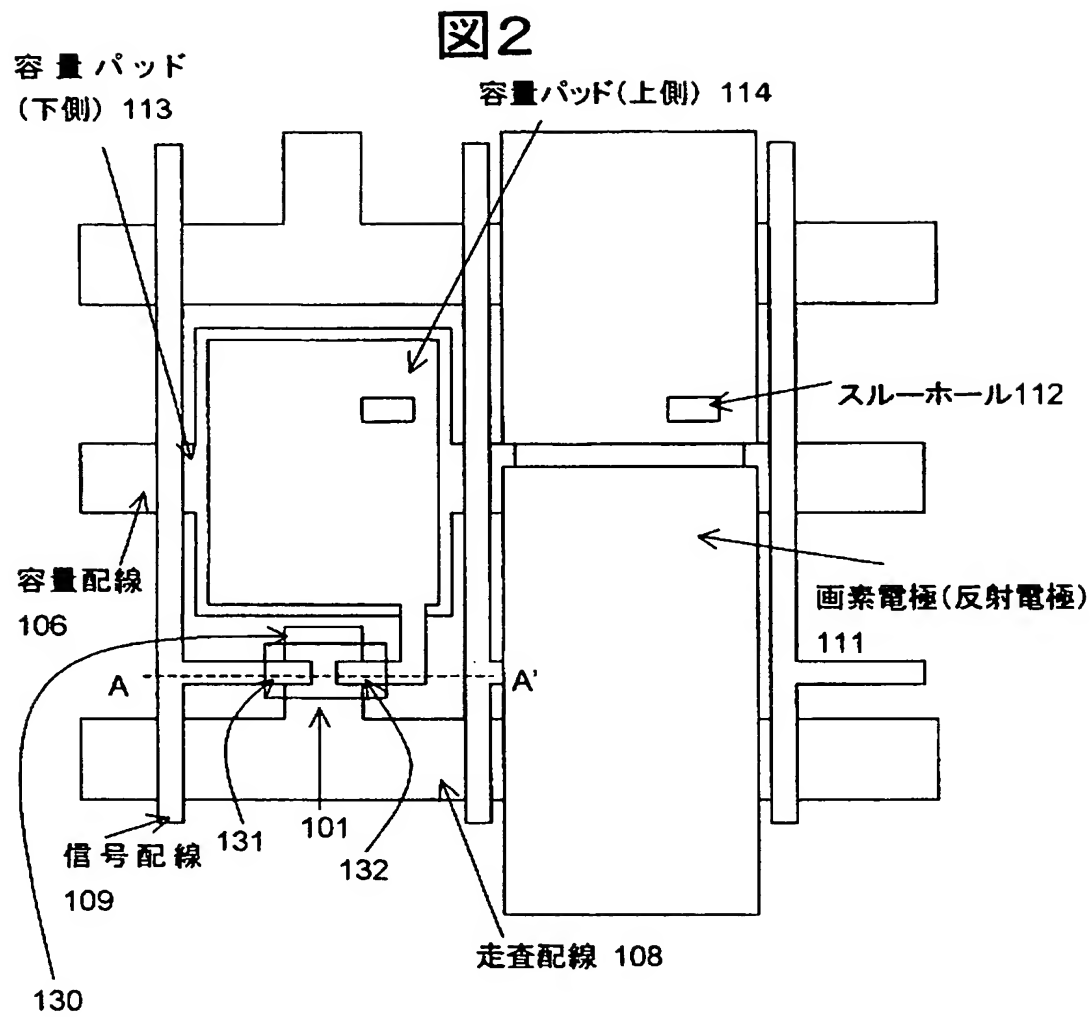
【書類名】 図面

【図 1】

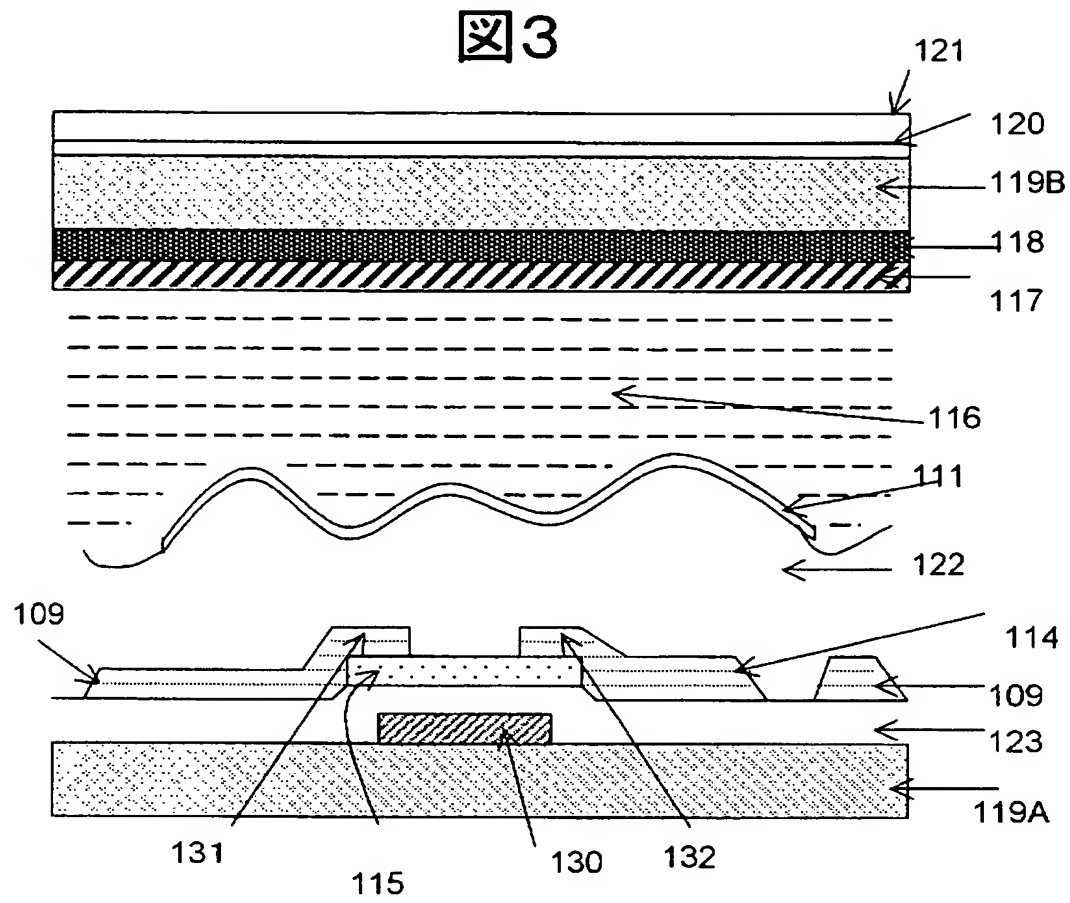
図 1



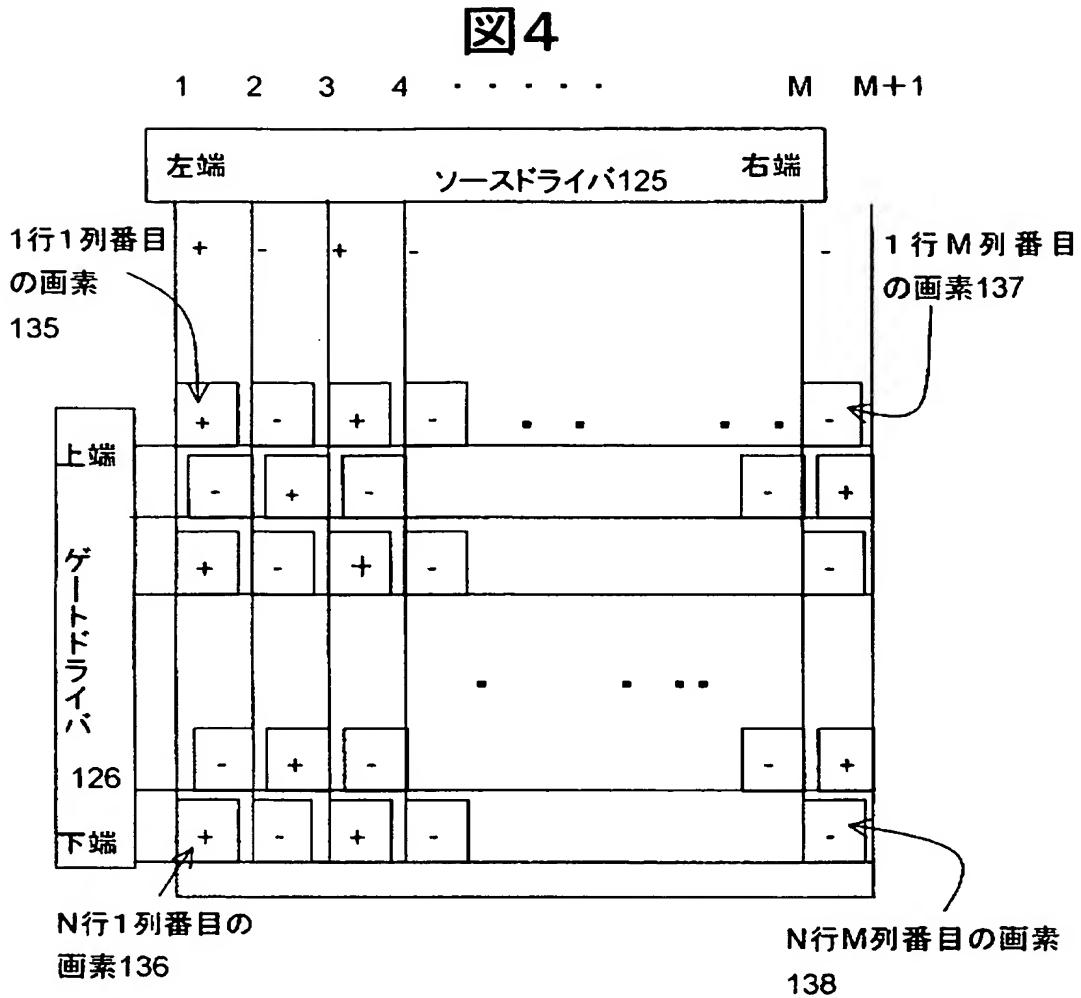
【図 2】



【図 3】



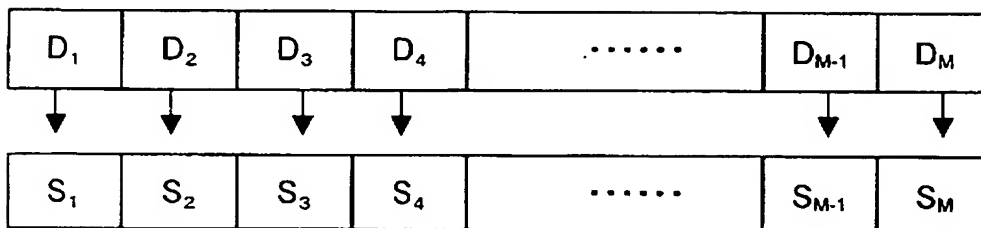
【図 4】



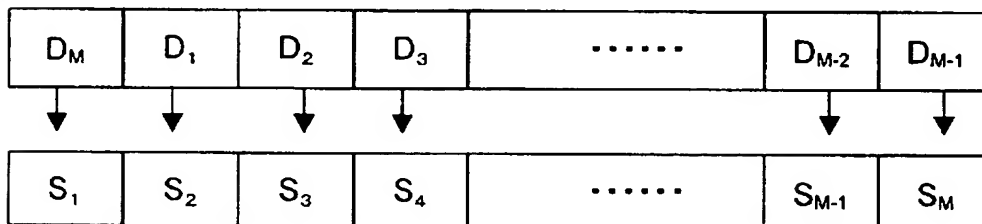
【図 5】

図5

奇数行の走査配線が選択状態の場合

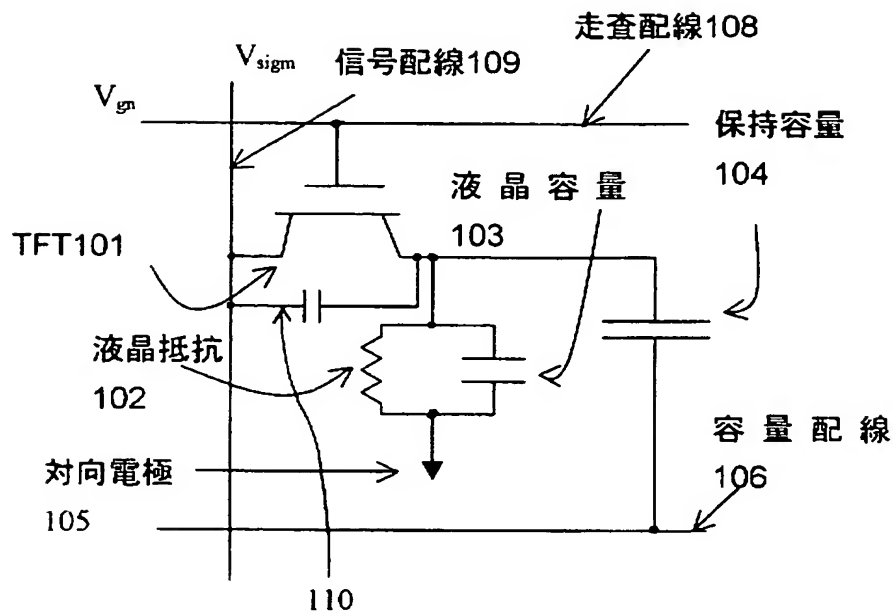


偶数行の走査配線が選択状態の場合



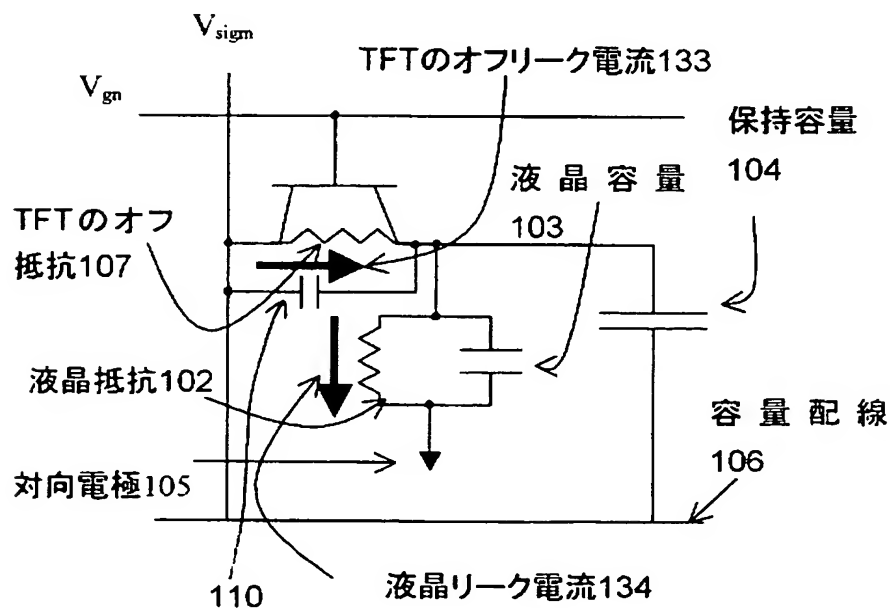
【図 6】

图6



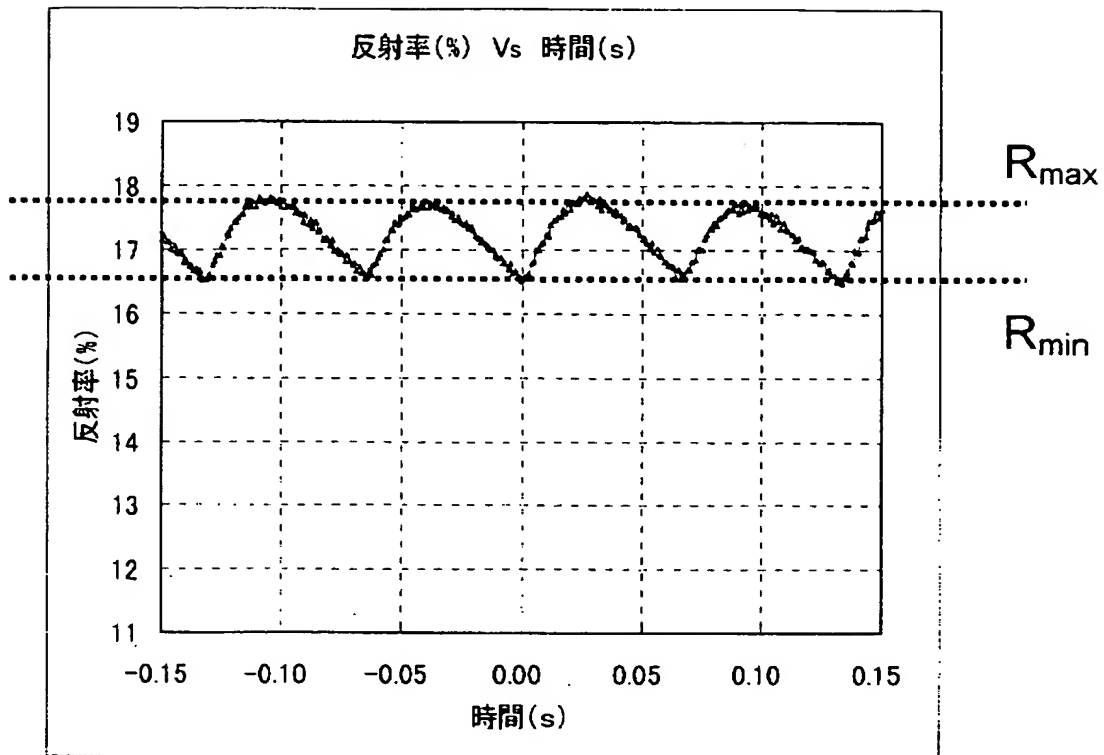
【図 7】

图7



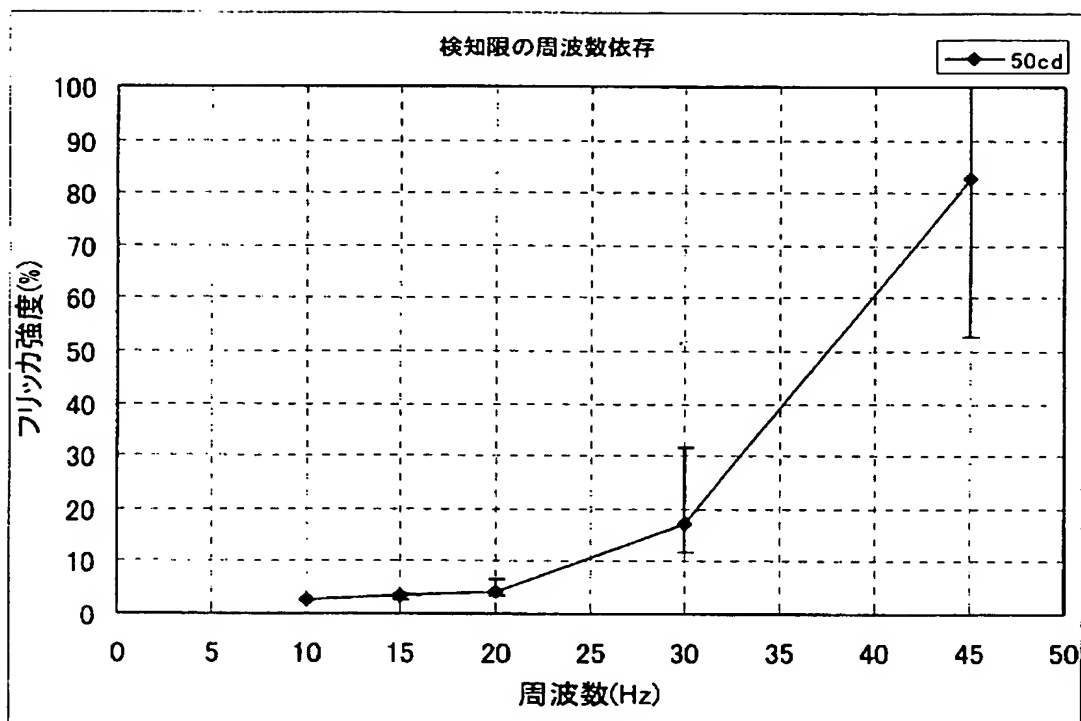
【図 8】

図 8



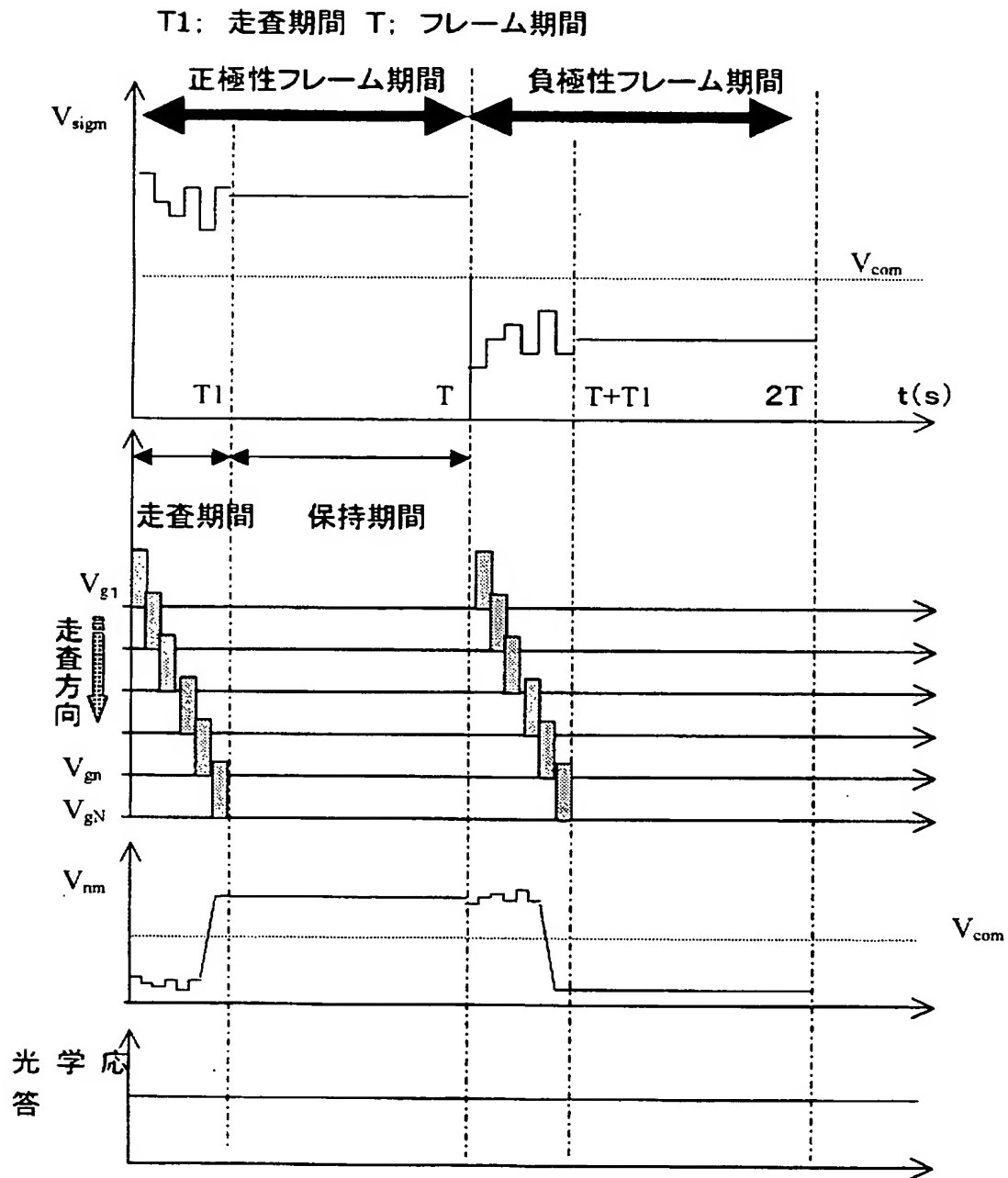
【図 9】

図9



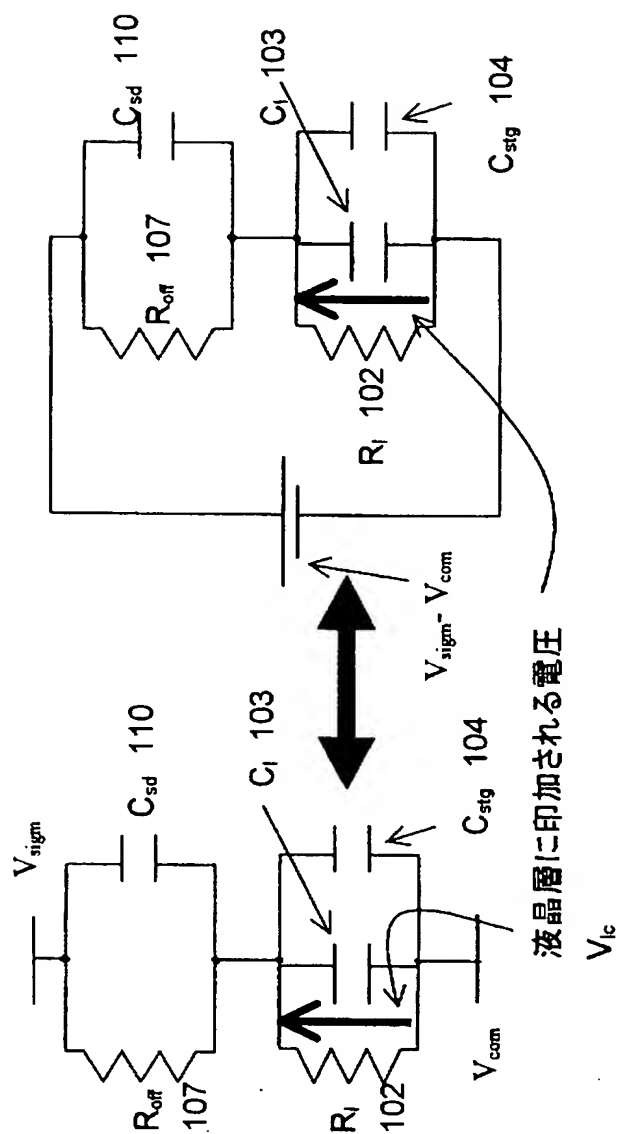
【図 10】

図 10



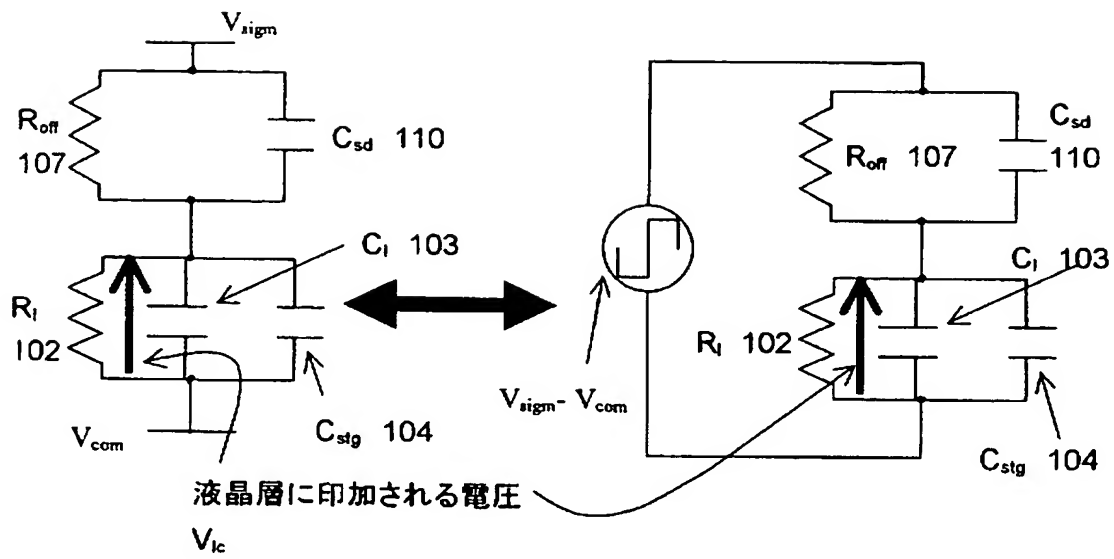
【図 12】

図 12



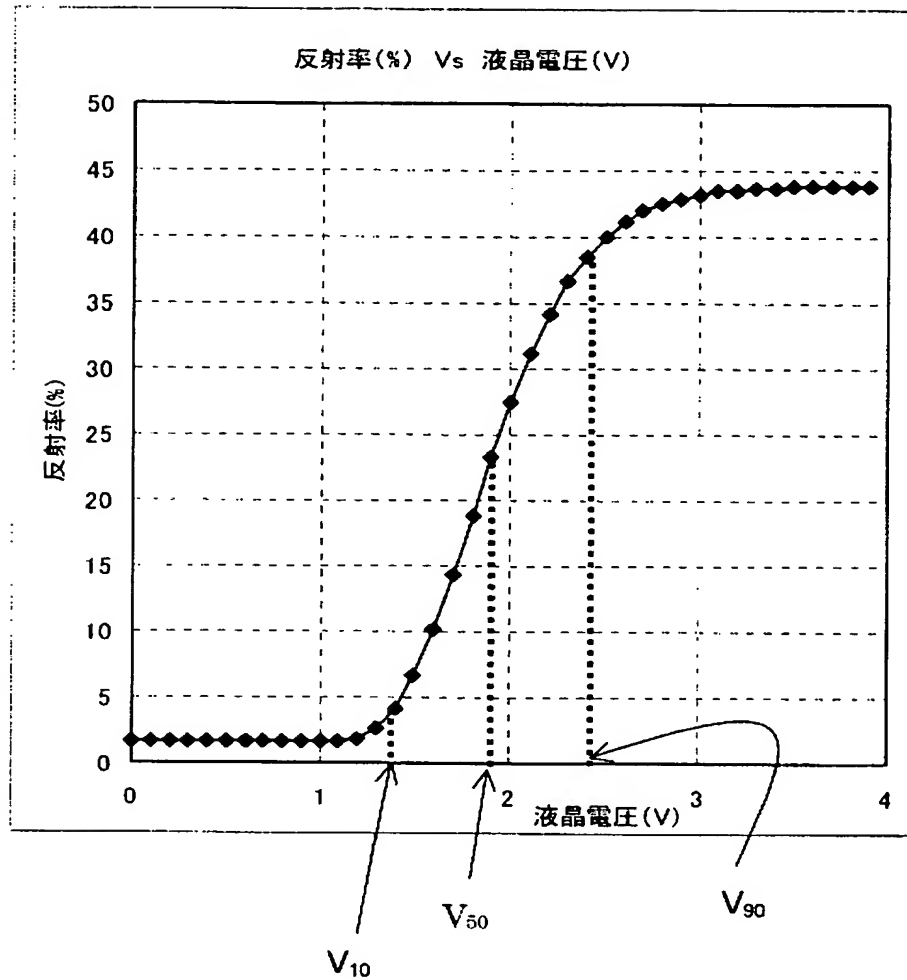
【図 13】

図13



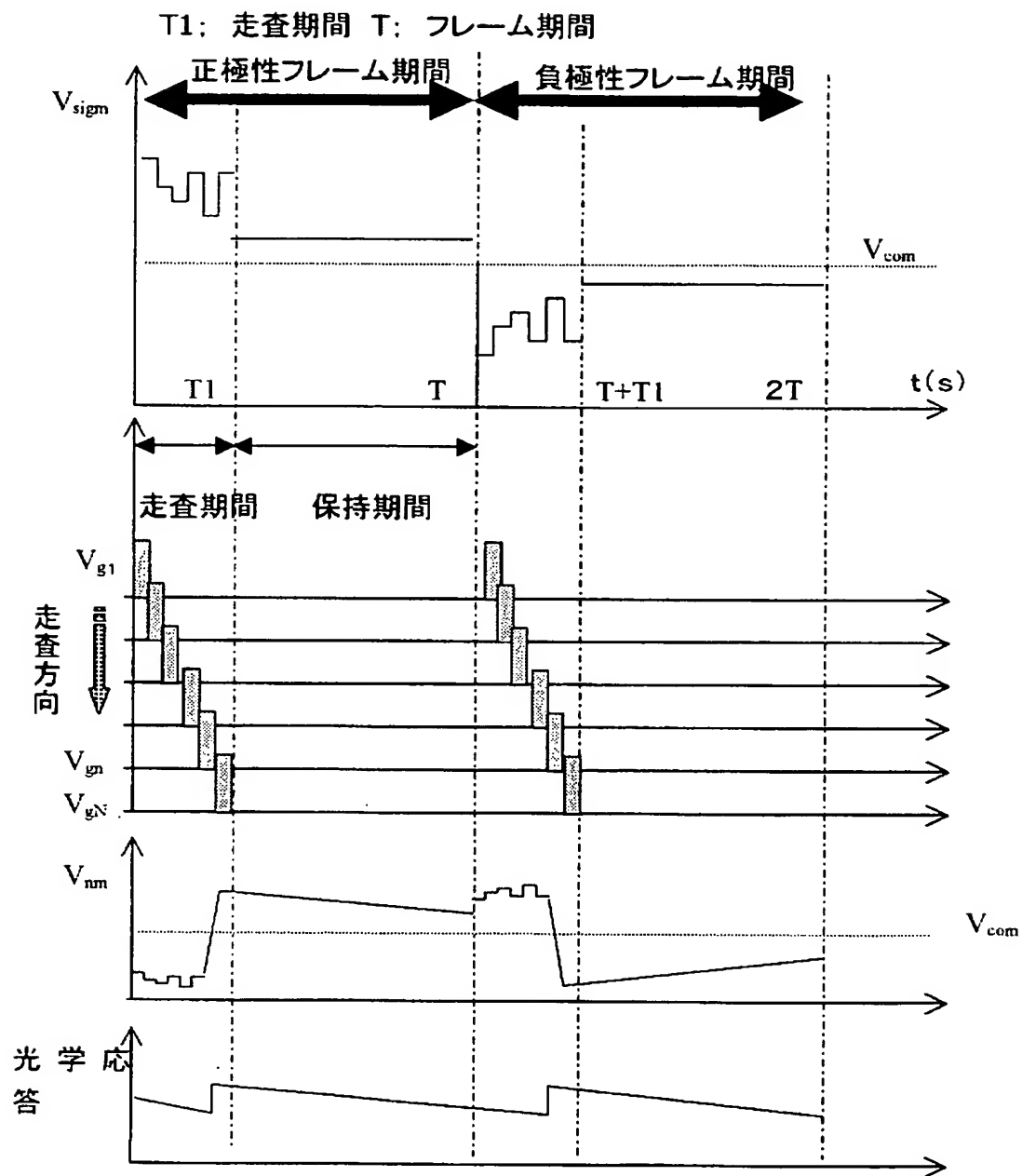
【図 14】

図 14



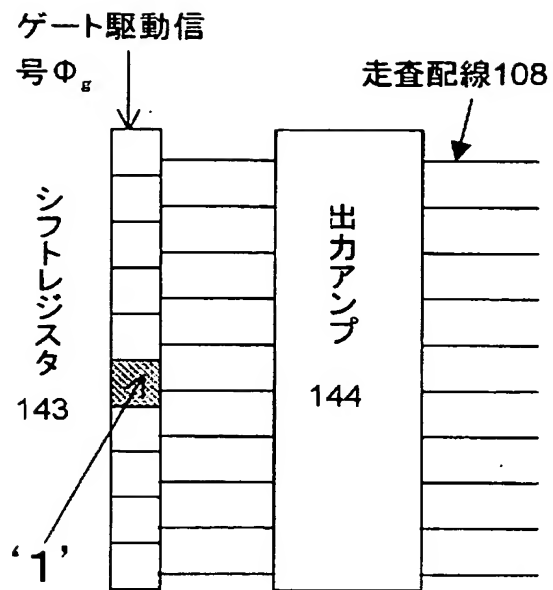
【図 15】

図 15



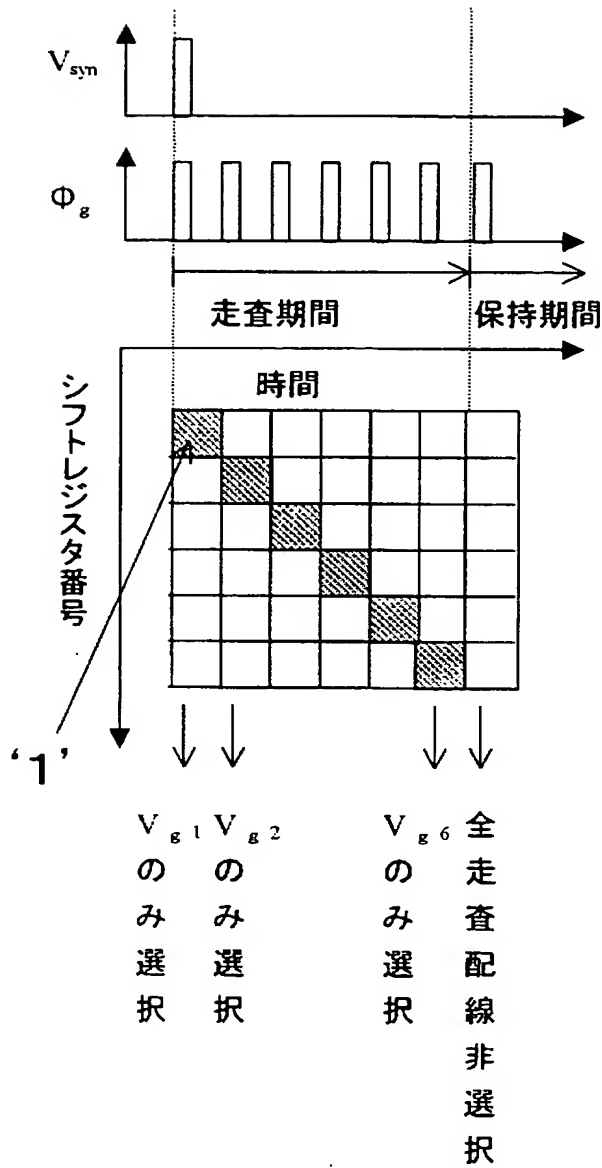
【図 16】

図 16



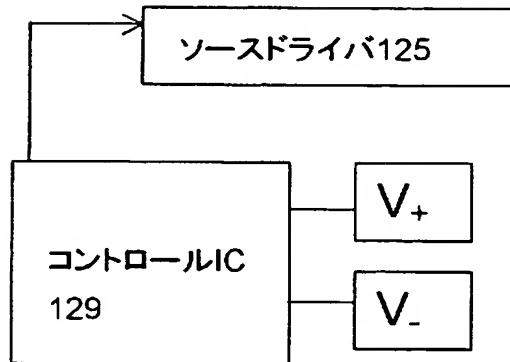
【図 17】

図17



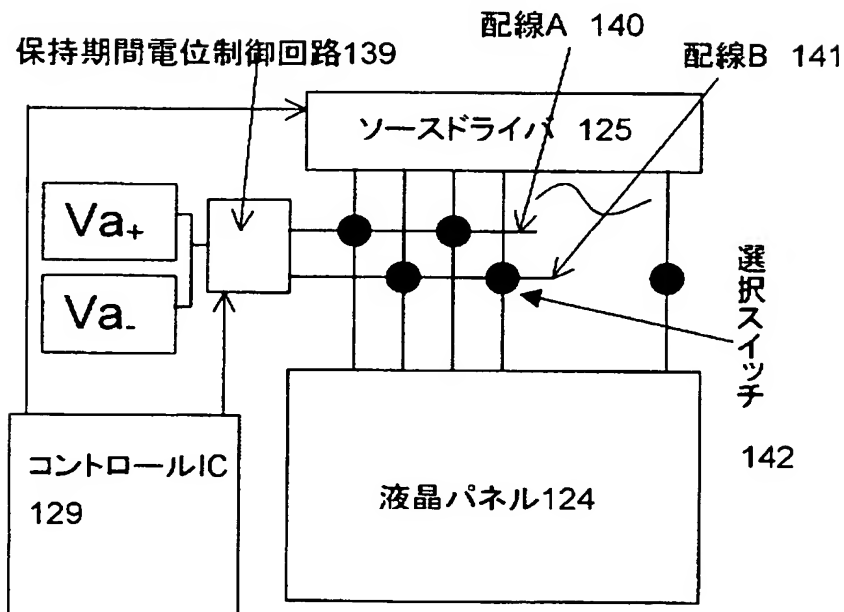
【図 18】

図18



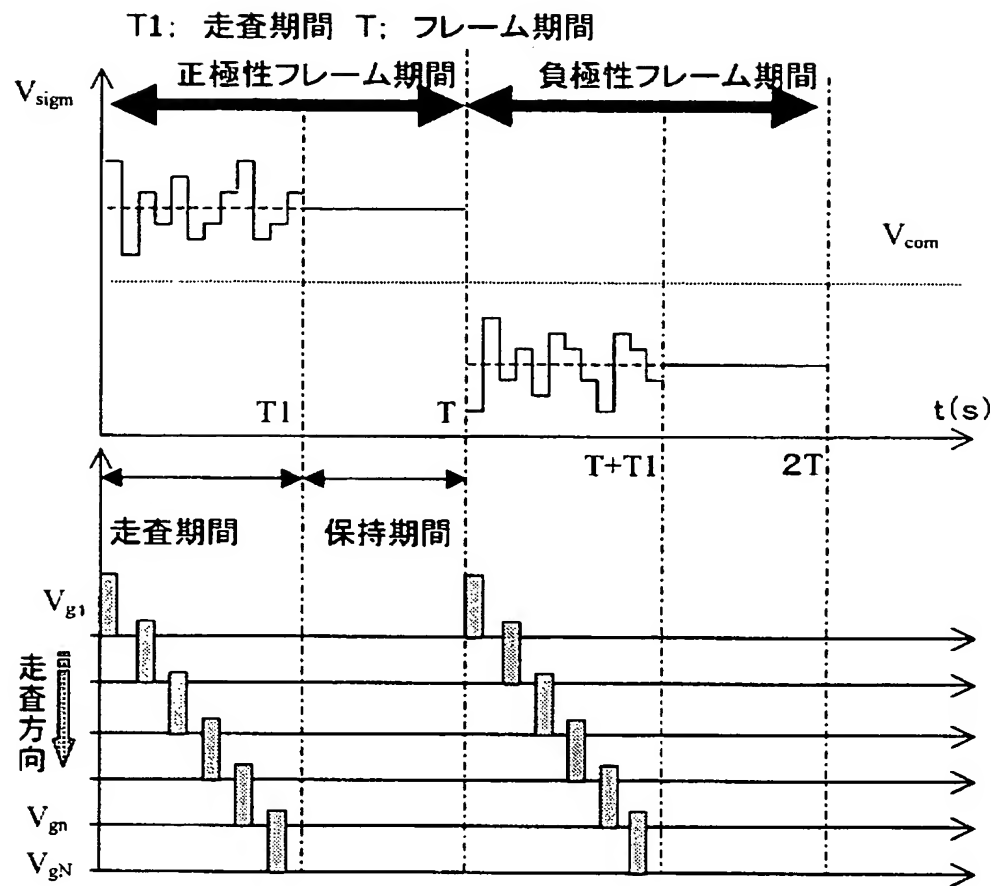
【図 19】

図19



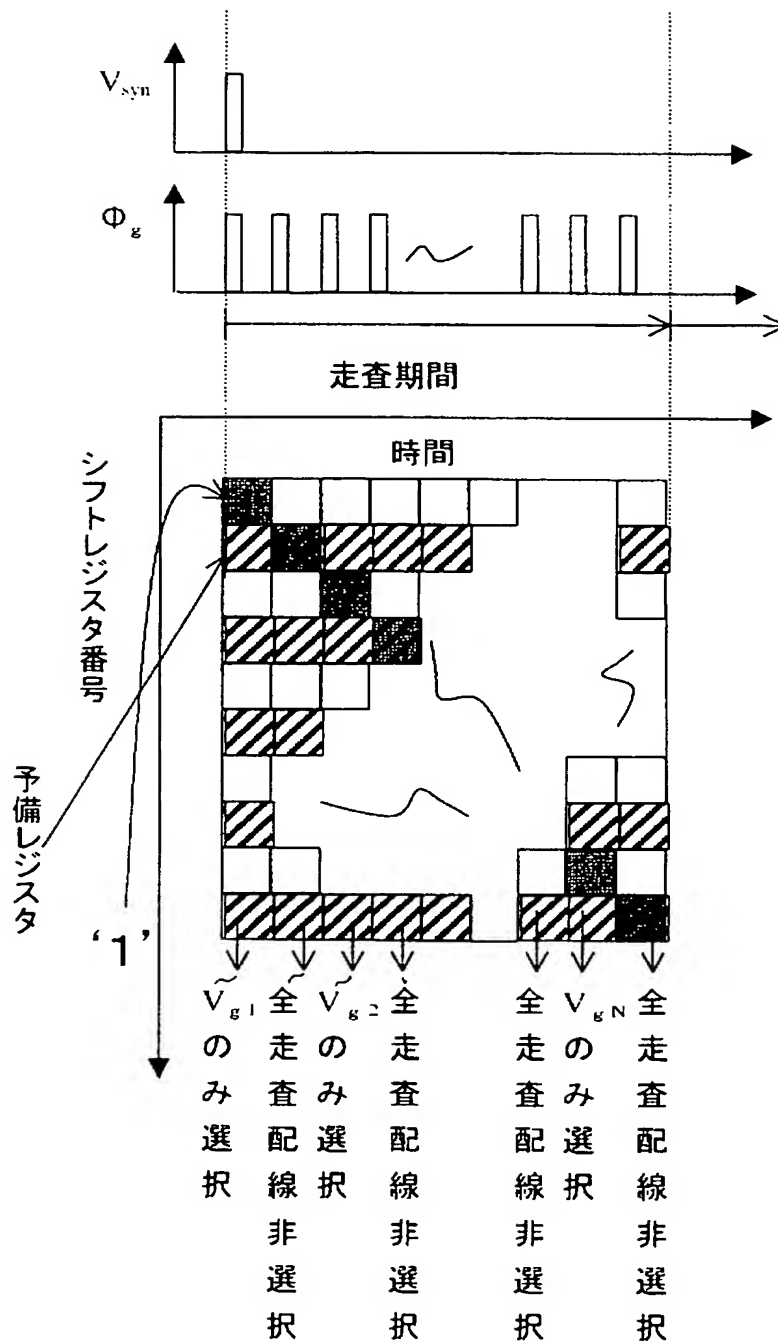
【図 20】

図20



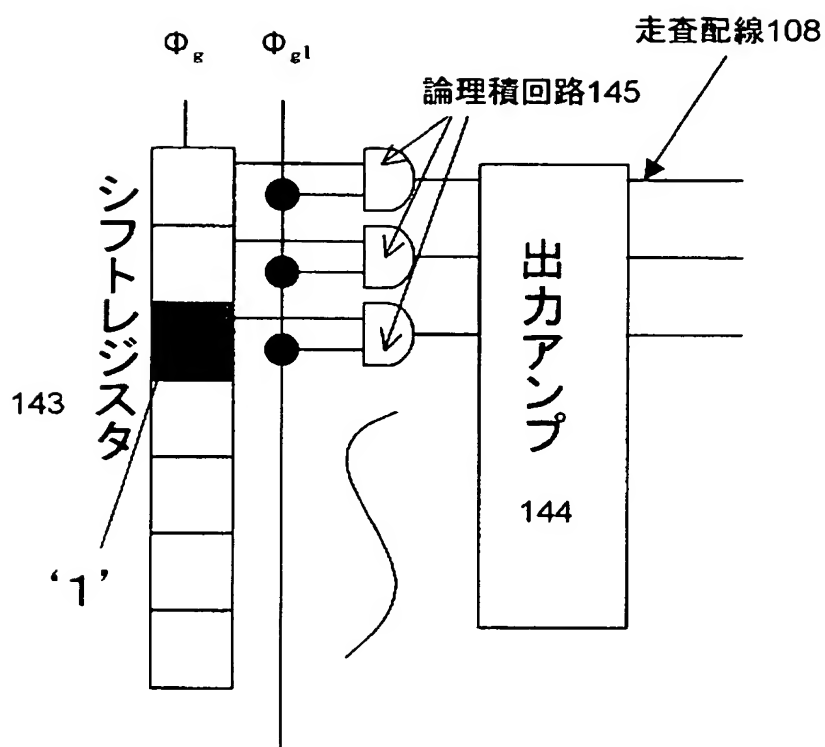
【図 21】

図 21



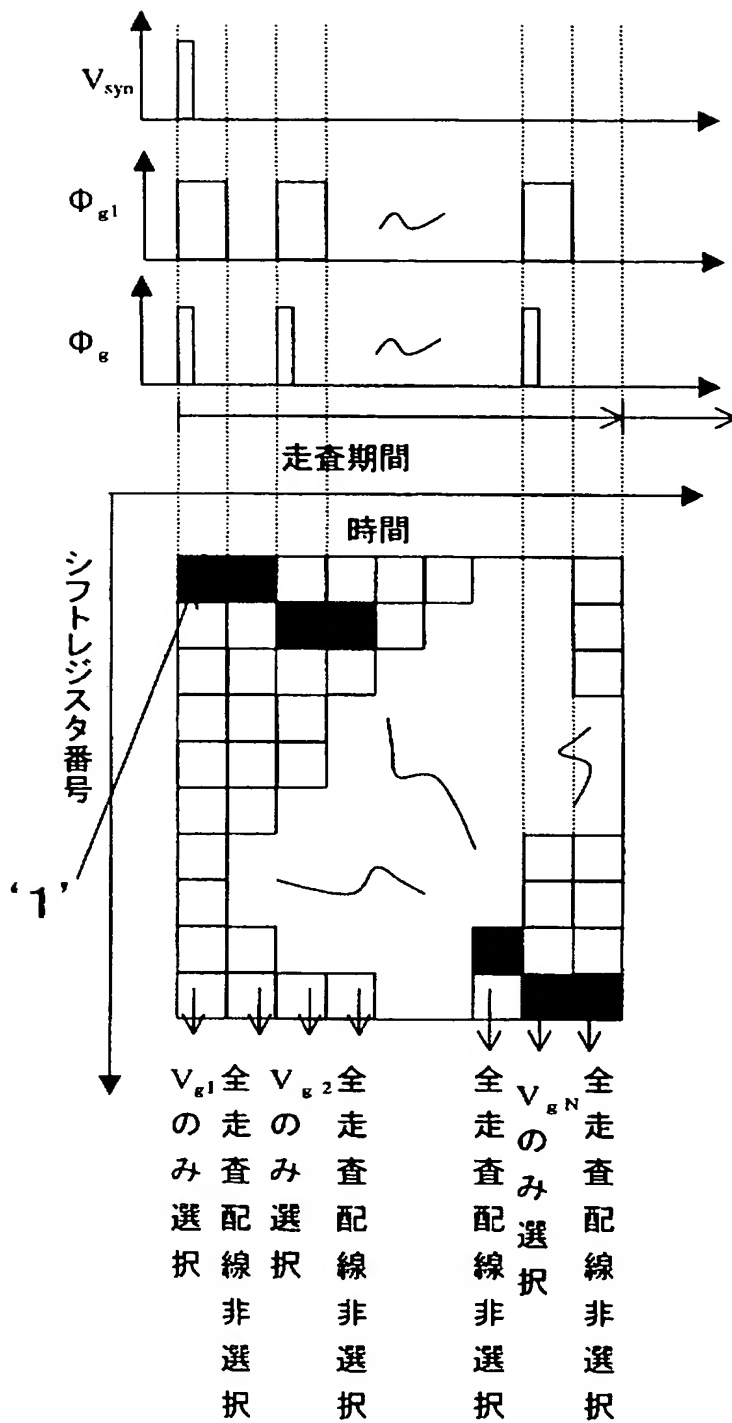
【図 22】

図 22



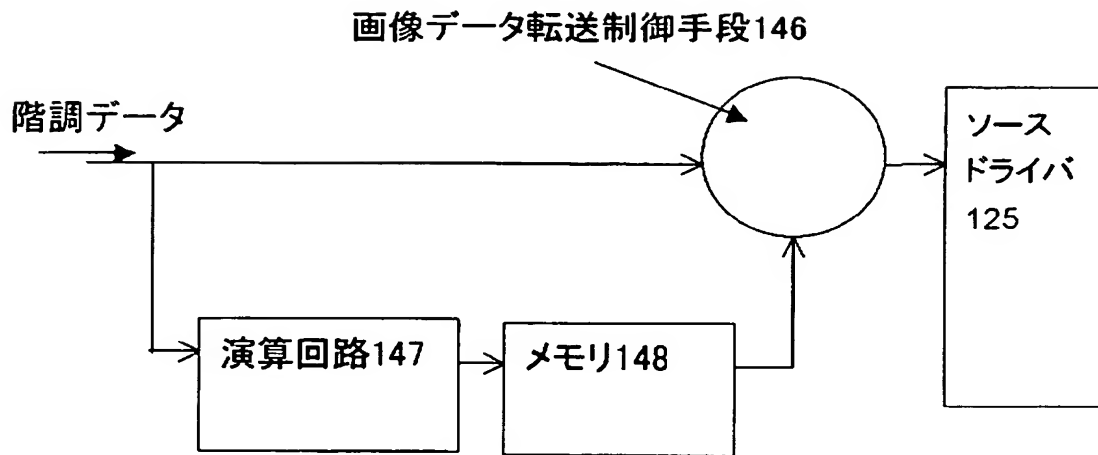
【図 23】

図 23



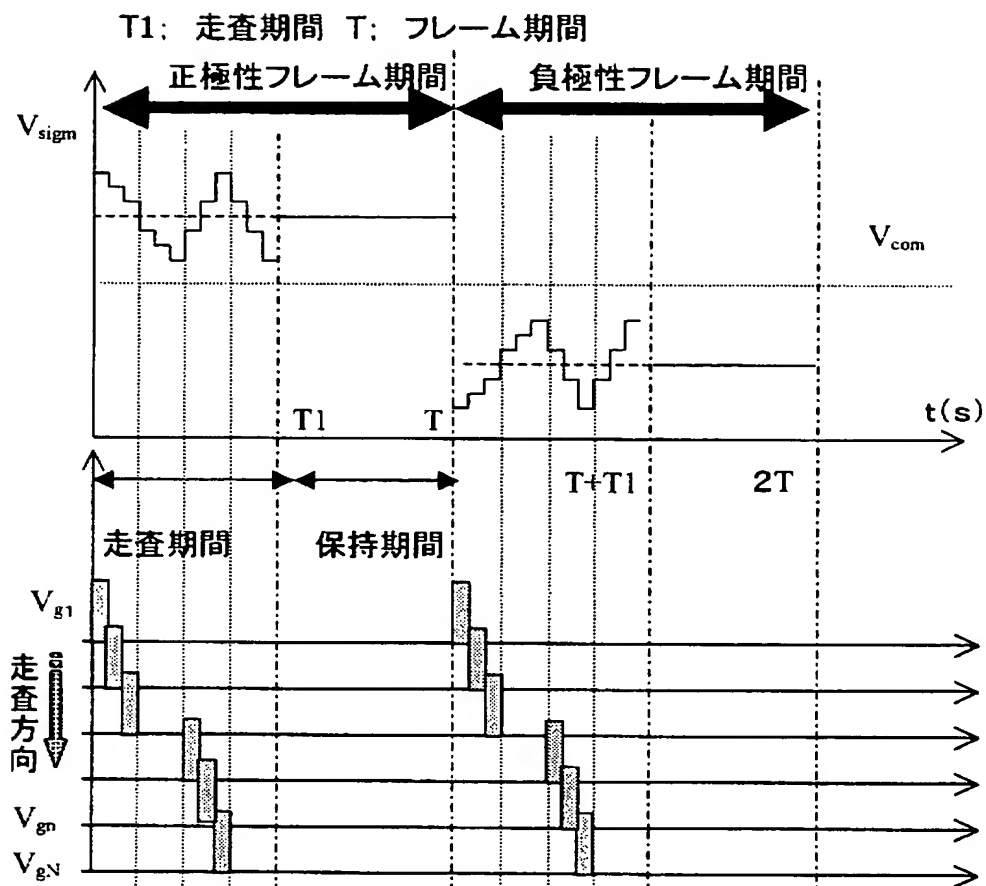
【図 24】

図24



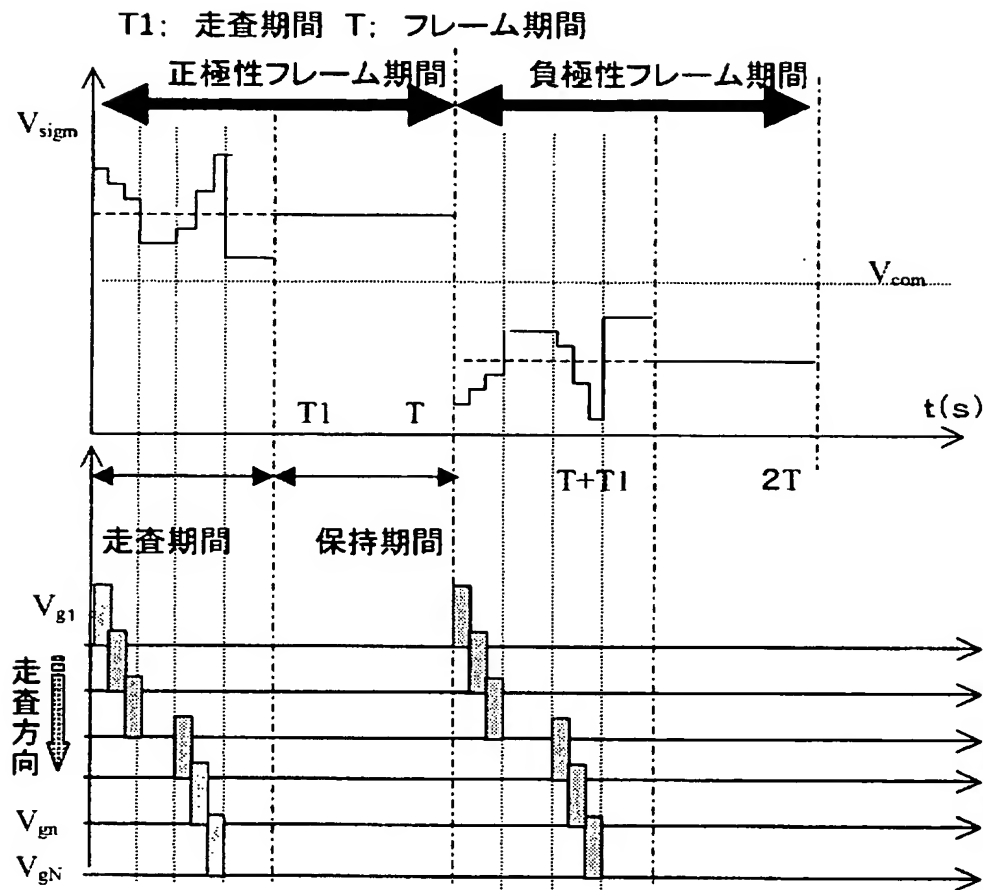
【図 25】

図25



【図 26】

図26



【書類名】 要約書

【要約】

【課題】 駆動周波数を低くした場合の表示に発生するちらつき（フリッカ）を無くす。

【解決手段】 1 フレーム期間 T を走査期間 T_1 と走査期間の直後に存在する保持期間に分離した駆動を行う際に、各々の信号配線を正極性フレーム期間と負極性フレーム期間とで交互に繰り返す。さらに、あるフレーム期間 T において正極性信号配線と負極性信号配線が列毎に交互に繰り返されている場合に、正極性信号配線の保持期間における電位 V_{sigm} を常に対向電極電位 V_{com} より大きくし、負極性信号配線の保持期間における電位 V_{sigm} を常に対向電極電位 V_{com} より小さくする。

【選択図】 図 10

特願 2 0 0 2 - 3 5 7 8 2 8

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 5 1 0 8]

1. 変更年月日
[変更理由]

1 9 9 0 年 8 月 3 1 日
新規登録

住 所
氏 名

東京都千代田区神田駿河台 4 丁目 6 番地
株式会社日立製作所

【書類名】 特許願
【整理番号】 110201657
【提出日】 平成14年12月10日
【あて先】 特許庁長官殿
【国際特許分類】 G09G 3/36
G02F 1/133

【発明者】

【住所又は居所】 茨城県日立市大みか町七丁目 1 番 1 号 株式会社日立製作所 日立研究所内

【氏名】 關口 好文

【発明者】

【住所又は居所】 茨城県日立市大みか町七丁目 1 番 1 号 株式会社日立製作所 日立研究所内

【氏名】 廣田 昇一

【発明者】

【住所又は居所】 茨城県日立市大みか町七丁目 1 番 1 号 株式会社日立製作所 日立研究所内

【氏名】 小村 真一

【発明者】

【住所又は居所】 茨城県日立市大みか町七丁目 1 番 1 号 株式会社日立製作所 日立研究所内

【氏名】 江戸 進

【特許出願人】

【識別番号】 000005108

【氏名又は名称】 株式会社 日立製作所



【代理人】

【識別番号】 100093506

【弁理士】

【氏名又は名称】 小野寺 洋二

【電話番号】 03-5541-8100

【手数料の表示】

【予納台帳番号】 014889

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 液晶表示装置の駆動方法および液晶表示装置

【特許請求の範囲】

【請求項 1】

少なくとも一方が透明な一对の基板を有し、
前記一对の基板の一方の行方向に延在し前記行方向に交差する列方向に並設された複数の信号配線と、
前記列方向に延在し前記行方向に並設された複数の走査配線と、
前記信号配線と前記走査配線の各交差部に接続されたアクティブ素子と、
前記アクティブ素子で駆動される画素電極と、
前記一对の基板の前記一方の基板または前記他方の基板に設られて、前記画素電極との間に液晶層を挟持した対向電極と、
前記液晶層に対して並列に接続された保持容量とを有する液晶パネルで構成したアクティブマトリックス型の液晶表示装置の駆動方法であって、
前記液晶パネルに表示される画像の 1 フレーム期間を、走査期間とこの走査期間の直後に存在する保持期間に分離し、かつ前記信号配線の各々を正極性フレーム期間と負極性フレーム期間とで交互に繰り返し、
あるフレーム期間において前記正極性フレーム期間に駆動されている正極性信号配線と前記負極性フレーム期間に駆動されている負極性信号配線を前記列毎に交互に繰り返し、
前記正極性信号配線の前記保持期間における電位を常に前記対向電極電位より大きく、前記負極性信号配線の保持期間における電位を常に対向電極電位より小さくすることを特徴とする液晶表示装置の駆動方法。

【請求項 2】

前記正極性信号配線の前記保持期間における電位を対向電極電位より大きい一定電位とし、前記負極性信号配線の保持期間における電位を前記対向電極電位より小さい一定電位とすることを特徴とする請求項 1 に記載の液晶表示装置の駆動方法。

【請求項 3】

前記保持期間における前記信号配線の前記一定電位を、前記アクティブ素子のオフ抵抗を流れる電流の方向とその絶対値が前記対向電極と前記各画素電極に挟持された前記液晶層の液晶抵抗を流れる電流の方向と絶対値とが概ね等しくなる電位とすることを特徴とする請求項 2 に記載の液晶表示装置の駆動方法。

【請求項 4】

前記アクティブ素子が前記非選択期間にあるときの当該アクティブ素子の抵抗を R_{off} [Ω]、前記各画素電極と対向電極に挟持される液晶層の液晶抵抗を R_l [Ω]、前記画素電極の電極面積を S [m^2]、前記液晶層の厚さを d [m]、前記液晶層を構成する液晶の比抵抗を ρ_{lc} [Ωm]、前記対向電極の電位を V_{com} [V]、前記フレーム周波数を f [Hz]、前記液晶層の液晶容量を C_l [F]、前記保持容量を C_{stg} [F]、前記画素電極と前記信号配線間の寄生容量を C_{sd} [F]、ある画素におけるあるフレーム期間の前記選択期間の直後の前記画素電極の電位を V_{fst} [V]、前記フレーム周波数が f で前記選択期間の直後の前記画素電極の電位が V_{fst} の時の臨界電位変動量を $\Delta V_c(f)$ [V]、前記画素電極の電位を前記電位 V_{fst} のまま保持する最適な信号配線の電位を V_{opt} [V] とし、前記電位 V_{opt} は次の式 (2) で与えられると共に、前記信号配線の保持期間における信号配線の電位を V_{sig} [V] としたとき、

前記保持期間における前記信号配線電位 V_{sig} を、MKSA 単位系において次の式 (1)

【数 1】

$$V_{opt} - \left(1 + \frac{R_{off}}{R_l}\right) \frac{\Delta V_c(f)}{1 - e^{-\frac{1}{f\tau}}} \leq V_{sig} \leq V_{opt} + \left(1 + \frac{R_{off}}{R_l}\right) \frac{\Delta V_c(f)}{1 - e^{-\frac{1}{f\tau}}} \\ \tau = \frac{R_l \cdot R_{off}}{R_l + R_{off}} (C_l + C_{stg} + C_{sd}), \quad R_l = \frac{d}{S} \rho_{lc} \quad \dots \dots (1)$$

【数 2】

$$V_{opt} = V_{com} + \left(1 + \frac{R_{off}}{R_l}\right) (V_{fst} - V_{com}) \quad \dots \dots (2)$$

で表される値の範囲とすることを特徴とする請求項 3 に記載の液晶表示装置の駆

動方法。

【請求項 5】

表示に使用する液晶電圧の範囲において、前記液晶電圧の変化に対して液晶表示パネルの透過率や反射率の変化が最も大きい正極性の液晶電圧の絶対値を V_{0P} とし、液晶電圧の変化に対して透過率若しくは反射率の変化が最も大きい負極性の液晶電圧の絶対値を V_{0m} としたとき、

前記式 (2) に記載の V_{fst} の値を、前記正極性信号配線電位のとり得る値の範囲を決定する場合は約 $V_{com} + V_{0P}$ に、前記負極性信号配線電位のとり得る値の範囲を決定する場合は約 $V_{com} - V_{0m}$ にすることを特徴とする請求項 4 に記載の液晶表示装置の駆動方法。

【請求項 6】

前記式 (2) に記載の V_{fst} の値を、前記正極性信号配線電位のとり得る値の範囲を決定する場合は前記正極性フレーム期間における中間調の近傍の階調の画像データに対応する選択期間の直後の画素電極電位とし、前記負極性信号配線電位のとり得る値の範囲を決定する場合は前記負極性フレーム期間における中間調の近傍の階調の画像データに対応する選択期間の直後の画素電極電位とすることを特徴とする請求項 4 に記載の液晶表示装置の駆動方法。

【請求項 7】

任意の画像データに対応する前記液晶電圧の絶対値が V_0 [V] の場合に、前記正極性信号配線の保持期間における信号配線電位 V_{sig} を、MKSA 単位系において概ね次式 (3)

【数 3】

$$V_{sig} = V_{com} + \left(1 + \frac{R_{off}}{P_{ec} \frac{d}{s}} \right) \times V_0 \quad \dots \dots (3)$$

による値にし、

前記負極性信号配線の保持期間における信号配線電位 V_{sig} を、MKSA 単位系において概ね次式 (4)

【数 4】

$$V_{sig} = V_{com} - \left(1 + \frac{R_{off}}{P_{ec} \frac{d}{s}} \right) \times V_o \quad \dots \quad (4)$$

による値にすることを特徴とする請求項 3 に記載の液晶表示装置の駆動方法。

【請求項 8】

あるフレーム期間の走査期間におけるある走査配線電位を選択電位にし、当該信号配線電位を所望の画像データを書き込むための電位にし、

その直後に全走査配線電位を非選択電位にして当該信号配線電位を直前の選択期間における前記信号配線の電位に応じた電位にする駆動を各走査配線毎に繰り返しながら全ての画素に所望の画像データを書き込むことを特徴とする請求項 1 乃至 7 の何れかに記載の液晶表示装置の駆動方法。

【請求項 9】

あるフレーム期間の走査期間におけるある走査配線電位を選択電位にし、当該信号配線電位を所望の画像データを書き込むための電位にし、その直後に全走査配線を非選択状態にしたときに、

前記信号配線が正極性信号配線の場合には、その信号配線電位を概ね前記式 (3) に示される信号配線電位を中心として前記選択期間中における前記正極性信号配線の電位と対称的な電位とし、

前記信号配線が負極性信号配線の場合には、その信号配線電位を概ね前記式 (4) に示される信号配線電位を中心として前記選択期間中における前記負極性信号配線電位と対称的な電位とする駆動を各走査配線毎に繰り返しながら全ての画素に所望の画像データを書き込むことを特徴とする請求項 8 に記載の液晶表示装置の駆動方法。

【請求項 10】

あるフレーム期間の走査期間における前記走査配線電位を選択電位に、前記信号配線電位を所望の画像データを書き込むための電位にして、所望の画像データに対応する電位を前記画素電極に書き込む駆動を k 本 (k は 2 以上の整数) の走査配線に対して行い、

その直後に全走査配線を非選択状態にし、

当該信号配線電位を、前記 k 本の走査配線を走査した期間における前記信号配線電位に応じた電位にする駆動を k 本の走査配線毎に繰り返しながら全ての画素に所望の画像データを書き込むことを特徴とする請求項 1 乃至 7 の何れかに記載の液晶表示装置の駆動方法。

【請求項 1 1】

あるフレーム期間の走査期間における前記走査配線電位を選択電位に、前記信号配線電位を所望の画像データを書き込むための電位にして、所望の画像データに対応する電位を前記画素電極に書き込む駆動を前記 k 本の走査配線に対して行い、

その直後に全走査配線を非選択状態にし、

当該信号配線が正極性信号配線の場合には、前記式（3）に示される信号配線電位を中心として、当該 k 本の走査配線を走査した期間中における k 個の画像データに対応した k 個の当該信号配線の電位それぞれと概ね対称的なそれぞれ k 個の電位を任意の期間の長さ毎に当該信号配線に印加し、

当該信号配線が負極性信号配線の場合には、前記式（4）に示される信号配線電位を中心として、当該 k 本の走査配線を走査した期間中における k 個の画像データに対応した k 個の当該信号配線の電位それぞれと概ね対称的なそれぞれ k 個の電位を選択期間の長さ毎に当該信号配線に印加することを k 本の走査配線毎に繰り返しながら全ての画素に所望の画像データを書き込むことを特徴とする請求項 1 0 に記載の液晶表示装置の駆動方法。

【請求項 1 2】

あるフレーム期間の走査期間における前記走査配線電位を選択電位に、前記信号配線電位を所望の画像データを書き込むための電位にして、所望の画像データに対応する電位を画素電極に書き込むという駆動を前記 k 本の走査配線に対して行い、

その直後、全走査配線を非選択状態にし、

当該信号配線が正極性信号配線の場合には、当該信号配線電位を、前記式（3）に示される信号配線電位を中心として、前記 k 本の走査配線を走査した期間中

における k 個の画像データに対応した k 個の当該信号配線電位の平均値と概ね対称的な電位にし、

当該信号配線が負極性信号配線の場合には、当該信号配線電位を前記式 (4) に示される信号配線電位を中心として、前記 k 本の走査配線を走査した期間中における k 個の画像データに対応した k 個の当該信号配線電位の平均値と概ね対称的な電位にすることを k 本の走査配線毎に繰り返しながら全ての画素に所望の画像データを書き込むことを特徴とする請求項 10 に記載の液晶表示装置の駆動方法。

【請求項 13】

前記式 (3) 及び式 (4) 中に記載されている前記液晶電圧の絶対値 V_0 を、表示に使用する前記液晶電圧の実効値の変化に対して透過率若しくは反射率の変化が最も大きい液晶電圧の実効値とほぼ同じ大きさにすることを特徴とする請求項 7、9、11、12 の何れかに記載の液晶表示装置の駆動方法。

【請求項 14】

前記式 (3) 及び式 (4) 中に記載されている前記液晶電圧の絶対値 V_0 を、前記式 (3) では、正極性フレーム期間において、前記液晶表示装置における透過率若しくは反射率の最大値の約半分の透過率若しくは反射率を示す正極性の液晶電圧の絶対値とし、

前記式 (4) では、負極性フレーム期間において、前記液晶表示装置における透過率若しくは反射率の最大値の約半分の透過率若しくは反射率を示す負極性の液晶電圧の絶対値とすることを特徴とする請求項 7、9、11、12 の何れかに記載の液晶表示装置の駆動方法。

【請求項 15】

前記保持期間における前記信号配線電位として、前記正極性信号配線の保持期間における電位を最終走査配線の近くの走査配線に接続される画素の正極性フレーム期間における中間調の透過率変動が最も小さくなる電位とし、

前記負極性信号配線の保持期間における電位を最終走査配線の近くの走査配線に接続される画素の負極性フレーム期間における中間調の透過率変動が最も小さくなる電位とすることを特徴とする請求項 3 に記載の液晶表示装置の駆動方法。

【請求項 16】

走査期間において m 本 (m は 1 以上の整数) の前記走査配線を走査した直後に、全走査配線を非選択状態にしておく期間において、前記期間の前記信号配線電位を決める際に行われる対称演算の中心電位として、

前記正極性信号配線における前記対称演算の中心電位を、最終走査配線の近くの走査配線に接続される画素の正極性フレーム期間における中間調の透過率変動が最も小さくなる電位とし、

前記負極性信号配線における該対称演算の中心電位を、最終走査配線の近くの走査配線に接続される画素の負極性フレーム期間における中間調の透過率変動が最も小さくなる電位とすることを特徴とする請求項 9、11、12 の何れかに記載の液晶表示装置の駆動方法。

【請求項 17】

少なくとも一方が透明な一对の基板を有し、

前記一对の基板の一方の行方向に延在し前記行方向に交差する列方向に並設された複数の信号配線と、

前記列方向に延在し前記行方向に並設された複数の走査配線と、

前記信号配線と前記走査配線の各交差部に接続されたアクティブ素子と、

前記アクティブ素子で駆動される画素電極と、

前記一对の基板の前記一方の基板または前記他方の基板に設られて、前記画素電極との間に液晶層を挟持した対向電極と、

前記液晶層に対して並列に接続された保持容量とを有する液晶パネルで構成したアクティブマトリックス型の液晶表示装置であって、

前記画素電極と対向電極に挟持される前記液晶層の液晶抵抗 R_1 とアクティブ素子のオフ抵抗 R_{off} の比 R_{off} / R_1 が約 0.1 倍から 5 倍の範囲にあることを特徴とする液晶表示装置。

【請求項 18】

前記走査配線駆動回路は前記走査配線を選択するシフトレジスタを有し、前記シフトレジスタ内に全走査配線を非選択状態にする予備レジスタを具備したことを特徴とする請求項 17 に記載の液晶表示装置。

【請求項 19】

前記アクティブ素子が薄膜トランジスタであり、ある画素に配設される薄膜トランジスタの位置が当該画素に配設される薄膜トランジスタのソース電極に接続される信号配線と当該画素を挟んで前記信号配線と反対側に配置されている信号配線との間の中央に配置されていることを特徴とする請求項 17 または 18 に記載の液晶表示装置。

【請求項 20】

前記アクティブ素子が薄膜トランジスタであり、前記各画素の画素電極において、導電性の反射部材で形成される電極部分の位置は前記薄膜トランジスタが当該導電性の反射部材で形成される電極部分の中央の位置になるように配置されていることを特徴とする請求項 17 または 18 に記載の液晶表示装置。

【請求項 21】

$N \times M$ のマトリクス状に画素が配置され、 n を 1 以上 $N - 1$ 以下の整数とし、 m を 1 以上 M 以下の整数として、 n 行 m 列番目の画素に配設される前記薄膜トランジスタのソース電極が、当該画素に隣接する 2 つの信号配線のうちのある一方の信号配線に接続されている場合に、 $n + 1$ 行 m 列番目の画素に配設される薄膜トランジスタのソース電極は当該信号配線ではない他方の信号配線に接続されるように配線される部分を有することを特徴とする請求項 17 乃至 20 の何れかに記載の液晶表示装置。

【請求項 22】

前記信号配線の数が $M + 1$ 本の場合、1 列目の信号配線と $M + 1$ 列目の信号配線が接続されていることを特徴とする請求項 21 に記載の液晶表示装置。

【発明の詳細な説明】**【0001】****【発明の属する技術分野】**

本発明は、液晶表示装置の駆動方法およびこの駆動方法で駆動される液晶表示装置に係り、特に駆動周波数を低減して低消費電力化を実現したアクティブマトリックス型の液晶表示装置の駆動方法および液晶表示装置に関する。

【0002】

【従来の技術】

アクティブマトリックス型の液晶表示装置における低消費電力化のための駆動方法としては、「特許文献 1」に開示されているものを挙げることができる。この「特許文献 1」に開示されている駆動方法は、一画面を走査する走査期間と該走査期間よりも長く全走査配線を非走査状態にする休止期間を設け、かつ、上記休止期間には信号配線の電位を所定の信号配線休止電位に固定することで、フレーム周波数を現行の 6 0 H z より低減して低消費電力化を行うという方法である。

【0 0 0 3】**【特許文献 1】**

特開 2 0 0 2 - 1 8 2 6 1 9

【0 0 0 4】**【発明が解決しようとする課題】**

一般に、フレーム周波数を低減すると、6 0 H z では知覚することが出来なかったごく小さい画面変化（透過型や半透過反射型における透過率の変動、反射型や半透過反射型における反射率の変動）も、所謂フリッカとして知覚されるようになる。種々の駆動に応じて様々な原因で発生するフリッカが存在するが、アクティブ素子の非選択時におけるリーク電流（以下、オフリーク電流と称する）や液晶層のリーク電流が起因でフレーム周波数に同期して発生するフリッカは、アクティブ素子を用いたあらゆる駆動方式に存在し、駆動周波数を低減すればするほど知覚され易くなる。この他には、直流成分起因のフリッカが存在し、例えば非選択状態にある画素において、信号配線と該画素の画素電極が容量結合することにより、該信号配線の電位変動に応じて該画素の画素電極の電位が変動することに起因するフリッカなどが存在する。

【0 0 0 5】

従来の駆動方法では、液晶層のリーク電流およびアクティブ素子のオフリーク電流に起因するフリッカについて十分な対策がなされていない。液晶層のリーク電流およびアクティブ素子のオフリーク電流起因のフリッカは、直流成分起因のフリッカのように列毎反転駆動若しくはライン毎反転駆動、若しくはドット反転

駆動等を行うことで隣接画素間の透過率若しくは反射率を相殺して人間の目に知覚できないようにすることができない。そのため、液晶層のリーク電流およびアクティブ素子のオフリーク電流起因のフリッカは、駆動方法に依存せず全ての駆動方法において存在する各フレーム期間に同期して発生するフリッカである。

【0006】

上記の様な理由から、液晶層のリーク電流およびアクティブ素子のオフリーク電流起因の透過率若しくは反射率変動による画面変化を低減することが、表示品位を保ちながら低周波数で駆動するための必須の課題と考えられる。なお、本発明は、一対の基板の一方に走査配線や信号配線およびアクティブ素子を形成し、他方の基板に対向電極を形成した、所謂縦電界型（例えばTN型）の液晶パネルを用いた液晶表示装置に限らず、一対の基板の走査配線や信号配線およびアクティブ素子を形成した一方の基板に対向電極を形成した、所謂横電界型（IPS型）型の液晶パネルを用いた液晶表示装置、その他の既知のアクティブマトリクス型の液晶表示装置にも同様に適用できる。したがって、本明細書の記述において「画素電極と対向電極の間に液晶層を挟持」とは、IPS型においては一方の基板の画素電極と対向電極の間に液晶層が存在することも意味する。

【0007】

また、本発明は、一対の基板の一方の外部から入射する照明光を他方の基板から出射させる透過型の液晶パネル、一方の基板から入射した照明光を同一方の基板から出射させる反射型の液晶パネル、あるいは反射表示部と透過表示部を有する半透過反射型の液晶パネルを用いた液晶表示装置に適用される。

【0008】

本発明の目的は、液晶のリーク電流およびアクティブ素子のオフリーク電流起因の透過率変動や反射率変動を低減し、駆動周波数を60Hzよりも十分に低い周波数にしてもフリッカの無い良好な表示品質の画像を得ることができ、かつ駆動周波数低減により低消費電力化を実現した液晶表示装置の駆動方法およびこの駆動方法を用いた液晶表示装置を提供することにある。

【0009】

【課題を解決するための手段】

上記目的を達成するため、本発明による駆動方法は、アクティブマトリックス型の液晶表示装置において、1フレーム期間を走査期間と走査期間の直後に存在する保持期間に分離して駆動する際に、各々の信号配線を正極性フレーム期間と負極性フレーム期間が交互に繰り返されるようにする。さらに、あるフレーム期間において、正極性信号配線と負極性信号配線が列毎に交互に繰り返されている場合において、正極性信号配線の保持期間における電位を常に対向電極電位より大きくし、負極性信号配線の保持期間における電位を常に対向電極電位より小さくする。

【0010】

また、本発明による液晶表示装置は、一对の基板の一方の行方向に延在し前記行方向に交差する列方向に並設された複数の信号配線と、前記列方向に延在し前記行方向に並設された複数の走査配線と、前記信号配線と前記走査配線の各交差部に接続されたアクティブ素子と、前記アクティブ素子で駆動される画素電極と、前記一对の基板の前記一方の基板または前記他方の基板に設られて、前記画素電極との間に液晶層を挟持した対向電極と、前記液晶層に対して並列に接続された保持容量とを有する液晶パネルで構成し、前記画素電極と対向電極に挟持される前記液晶層の液晶抵抗 R_l とアクティブ素子のオフ抵抗 R_{off} の比 R_{off}/R_l を約0.1倍から5倍の範囲とした。

【0011】

これにより、駆動周波数を低くした場合に、表示画像に発生するちらつき（フリッカ）を無くして表示品質を保ちながら低消費電力化が実現される。

【0012】

なお、本発明は、特許請求の範囲に記載された構成および後述する実施の形態に開示される構成に限定されるものではなく、本発明の技術思想を逸脱することなく種々の変更が可能であることは言うまでもない。

【0013】

【発明の実施の形態】

以下、本発明の実施の形態について、実施例の図面を参照して詳細に説明する。以下に説明する実施例では、消費電力が少ない表示方式として反射型液晶表示

方式を用い、該表示方式を用いるアクティブマトリクス型の液晶表示装置を例として説明する。しかしながら、本発明はこれに限定されるものではなく、アクティブ素子を用いる透過型及び、反射透過型液晶表示装置、有機ELあるいは無機EL表示装置などにも適用することが可能である。また、以下に説明する実施例に係るアクティブマトリクス型の液晶表示装置のアクティブ素子としては薄膜トランジスタ（TFT）を用い、該表示装置の画素は $N \times M$ （ N 、 M は2以上の整数）のマトリクス状に配置されている。しかしながら、本発明はこれに限定されるものではなく、アクティブ素子として、MIM等、他の電界効果型トランジスタ素子を用いても構わない。さらに、マトリクス状に配置されている画素の形状も限定しない。また、液晶パネルの構成を説明する場合に、液晶パネルを液晶表示装置と称する場合もある。

【0014】

図1は本発明にかかる液晶表示装置のシステム構成を説明するブロック図である。ここでは、反射型の液晶表示装置を例として説明する。液晶表示装置128は、画素がマトリクス状に配置される液晶パネル124、走査配線を駆動する走査線駆動回路（以下、ゲートドライバとも称する）126、信号配線を駆動する信号配線駆動回路（以下、ソースドライバとも称する）125、制御手段であるコントロールIC129、画像データを蓄積する画像メモリ127から構成される。各画素を構成する画素電極に対向する電極を対向電極とし、対向電極の電位を対向電極電位とする。ここでは、薄膜トランジスタ等を有する基板を下基板（一方の基板）とし、対向電極を有する基板を上基板（他方の基板）とする。

【0015】

図2は液晶パネルの下基板に形成される一画素付近の構造を説明する平面図である。図2に示すように、信号配線109と走査配線108との交差部に薄膜トランジスタ（TFT）101が設けられている。この薄膜トランジスタ101には上側容量パッド114が接続されている。該容量上側パッド114は対向電極電位と同電位にある容量配線106に接続されている下側容量パッド113とで保持容量を形成している。A1等の導電性の反射部材で形成される画素電極（以下、反射電極とも称する）111はスルーホール112を通して上記上側容量パ

ッド 114 に接続されている。また、画素電極 111 と該画素電極 111 と対向して形成された対向電極とで液晶層を挟み、一つの画素毎に画像データに応じた電圧を液晶層に印加し反射率を制御する。ここでは、画素電極 111 は上側容量パッド 114 上で信号配線 109 の延在方向にオーバーラップして配置した方式としたものを示したが、このような構成に限らない。なお、構成の理解を容易にするため、図 2 では注目画素上の画素電極 111 は除去してある。

【0016】

画素電極 111 を薄膜トランジスタ 101 が丁度、画素電極 111 の中央に位置するように配置することで画素電極間から入射してくる光を薄膜トランジスタ 101 に到達する前に減衰させ、光リーク電流の発生を防ぐことができる。さらに、図 2 に示される様に、薄膜トランジスタ 101 の位置は、画素に配設される薄膜トランジスタ 101 のソース電極 131 に接続される信号配線 109 と該画素を挟んで該信号配線 109 と反対側に配置されている信号配線 109 との間の中央に位置するようにする。このようにすることで、画素電極 111 を信号配線 109 と重ならないようにしながら、薄膜トランジスタ 101 を画素電極 111 の中央に位置するように配置することができ、信号配線 109 からの画素電極 111 への影響を防ぎつつ薄膜トランジスタ 101 の光リーク電流を抑えることができる。本実施例においては、反射型の液晶表示装置を例として説明しているの、画素電極は導電性の反射部材で形成されているが、透過型の液晶表示装置においては、画素電極は導電性の透明な部材で形成されている。このような画素電極は光を透過するので、前記導電性の透明な部材で形成される電極を当該導電性の透明な部材で形成される電極の中央に薄膜トランジスタが位置するように配置しても光リーク電流の発生を防ぐことはできない。また、半透過反射型の液晶表示装置においては、画素電極は導電性の透明な部材と反射部材で形成される。この場合、導電性の反射部材で形成される電極部分を薄膜トランジスタが丁度、前記導電性の反射部材で形成される電極部分の中央に位置するように配置することで、上記のように光リーク電流の発生を防ぐことができる。

【0017】

図 3 は図 2 の A-A' 線に沿った画素の断面図である。図 3 に示されたように

、下基板はガラス基板 119A 上に形成された走査配線 108 に接続されるゲート電極 130 と α -Si 半導体層 115 と信号配線 109 に接続されるソース電極 131 と上側容量パッド 114 に接続されるドレイン電極 132 とゲート絶縁膜 123 からなる薄膜トランジスタ 101 と該薄膜トランジスタ 101 上に形成された層間絶縁膜 122 と層間絶縁膜 112 上に形成された反射電極を兼ねる画素電極 111 から構成される。また、容量配線 106 及び下側容量パッド 113 はゲート電極 130 と同層であり、ガラス基板 119 上に形成される。上側容量パッド 114 は信号配線 109 と同層である。

【0018】

層間絶縁膜 122 上に形成された画素電極 111 側の表面は、反射光を制御するために凹凸が付与されている。上基板においては、ガラス基板 119B の薄膜トランジスタを有するガラス基板 119A に対向する側の表面上にカラーフィルタ 118 が形成され、その上に透明電極 117 が形成されている。また、ガラス基板 119B のカラーフィルタ 118 が形成されている側と反対側の表面上には、位相差板 120 と偏光板 121 が形成されている。

【0019】

図 4 は本実施例における液晶表示装置を構成する液晶パネルの配線例を示す模式図である。図 4 において、ゲートドライバ 126 の上端の走査配線を 1 行目とし、順次、下の行に進むにつれて、2 行目、3 行目の走査配線とする。ソースドライバ 125 の左端の信号配線を 1 列目とし、順次、右の列に進むにつれて、2 列目、3 列目の信号配線とする。さらに、1 行目の走査配線と 1 列目の信号配線の交差部に配設される薄膜トランジスタのドレイン電極に接続される画素電極を有する画素を 1 行 1 列番目の画素 135 とし、該画素 135 を基準として、各画素にマトリクス of 行と列の番号の組 (n, m) が付与される。ここで、n は 1 以上 N 以下の整数であり、m は 1 以上 M 以下の整数である。信号配線の本数は M+1 本で、ソースドライバ 125 には、1 から M 列目までの信号配線が接続されている。M+1 列目の信号配線は 1 列目の信号配線に接続されている。走査配線の本数は N 本で、全ての走査配線はゲートドライバ 126 に接続されている。n が奇数に属する行のそれぞれの画素に配設される薄膜トランジスタのソース電極は、1

からM列目までのそれぞれの信号配線に順次接続されている。nが偶数に属する行のそれぞれの画素に配設される薄膜トランジスタのソース電極は、2からM+1列目までのそれぞれの信号配線に順次接続されている。

【0020】

ここで、以後の説明のために、幾つかの定義を行う。1フレーム期間を2つの期間に分離した場合において、走査期間を液晶パネルに配設される全画素電極に所望の画像データに対応する電位を与える期間とし、該走査期間の直後に液晶パネルに配設される全走査配線を非選択状態にしておく期間を保持期間と定義する。

【0021】

液晶パネルに配置される信号配線のうち、ある信号配線に着目したときに、連続的に繰り返されるフレーム期間のうち、走査期間において、該信号配線から分岐する各画素の選択期間直後の画素電極電位が常に対向電極電位より高い状態にあるフレーム期間を正極性フレーム期間と定義する。また、液晶パネルに配置される信号配線のうち、ある信号配線に着目したときに、連続的に繰り返されるフレーム期間のうち、走査期間において、該信号配線から分岐する各画素の選択期間直後の画素電極電位が常に対向電極電位より低い状態にあるフレーム期間を負極性フレーム期間と定義する。

【0022】

連続的に繰り返されるフレーム期間において、あるフレーム期間に着目したときに、正極性フレーム期間における駆動を行っている信号配線を正極性信号配線と定義する。負極性信号配線の定義を、連続的に繰り返されるフレーム期間において、あるフレーム期間に着目したときに、負極性フレーム期間における駆動を行っている信号配線とする。

【0023】

そして、液晶パネルに配設されるある画素において、画素電極と対向電極に挟持された液晶層の両端の電位差を液晶電圧とし、対向電極電位を基準として画素電極電位が高い電位にある場合は、画素電極と対向電極に挟持された液晶層の両端の電位差を正極性の液晶電圧とし、対向電極電位を基準として画素電極電位が

低い電位にある場合は負極性の液晶電圧と定義する。

【0024】

図4において、“+”記号が書かれている信号配線は正極性信号配線であり、“-”記号が書かれている信号配線は負極性信号配線であることを示している。“+”記号が書かれている画素は書き込まれる液晶電圧の極性が正であり、“-”記号が書かれている画素は書き込まれる液晶電圧の極性が負となる。上記の様に配線された液晶パネル124において、図4に示した様に一つの信号配線毎に正極性信号配線と負極性信号配線が交互に繰り返されていると、書き込まれる液晶電圧の極性が1画素毎に交互に反転する。そのため、上記のような配線と駆動をすることで液晶電圧の1走査期間当たりの極性反転回数がフレーム反転駆動を行った場合と同じ回数ままで、擬似的にドット反転駆動を行うことが可能となっている。このような擬似的にドット反転駆動をすることで空間的に分布する直流成分起因のフリッカを知覚できないようにすることができる。

【0025】

図5は本発明の実施例における走査期間に各信号配線に画像データを転送する方法の説明図である。前記した配線において、ある行における1列目の画素からM列目の画素に書き込まれるべき画像データの列を1列目の画素に書き込まれるべき画像データから順にM列目の画素に書き込まれるべき画像データまでを、 D_1 、 D_2 、 D_3 、 \dots 、 D_M とラベルする。ソースドライバ125に有するM個のメモリセルを S_1 、 S_2 、 S_3 、 \dots 、 S_M とラベルする。ここでは、 j を1以上M以下の整数として、 j 列目の信号配線にはメモリセル S_j に蓄積されている画像データに応じた電位が印加される。

【0026】

奇数行の走査配線が選択されているときは、ここでは、 j を1以上M以下の整数として、メモリセル S_j には、画像データ D_j が蓄積され、偶数行の走査配線が選択されているときは、メモリセル S_1 には、画像データ D_M が蓄積される。ここでは、 j を2以上M以下の整数として、メモリセル S_j には、画像データ D_{j-1} が蓄積されるように、コントロールIC129で画像データ転送を制御する。

【0027】

前記の配線例では、1からM列目までの信号配線がソースドライバ125に接続されているが、この配線例において、2からM+1列目までの信号配線をソースドライバ125に接続しても、M+1列目の信号配線は1列目の信号配線に接続されているので、コントロールIC129で各メモリセルへの画像データの転送を制御すれば、擬似的にドット反転駆動をすることができる。

【0028】

また、各画素に配設される薄膜トランジスタのソース電極と信号配線は、nが偶数に属する行のそれぞれの画素に配設される薄膜トランジスタのソース電極が1からM列目までのそれぞれの信号配線に順次接続されており、nが奇数に属する行のそれぞれの画素に配設される薄膜トランジスタのソース電極が2からM+1列目までのそれぞれの信号配線に順次接続されている様な場合においても、M+1列目の信号配線が1列目の信号配線に接続されていれば、コントロールIC129で各メモリセルへの画像データの転送を制御することで、擬似的にドット反転駆動をすることができる。

【0029】

図6は本発明の実施例における液晶表示装置を構成する液晶パネルに配設されるn行m列番目の画素の等価回路の説明図であり、本実施例で説明される液晶パネル124内のn行m列番目の画素の構成を示す。図6において、走査配線108と信号配線109の交差部に薄膜トランジスタ(TFT)101が接続され、この薄膜トランジスタ(TFT)101で駆動される画像電極と対向電極105の間に挟持される液晶は液晶抵抗102と液晶容量103の並列回路で表される。符号104は保持容量、110は信号配線と画素電極間の寄生容量、106は容量配線を示す。また、図7は本発明の実施例における液晶表示装置を構成する液晶パネルに配設される画素の非選択期間における等価回路の説明図であり、非選択期間におけるn行m列番目の画素の回路図と液晶リーク電流134及び薄膜トランジスタのリーク電流133を簡略的に示した図である。

【0030】

図7に示した状態は、n行目の走査配線電位 V_{gn} が非選択の状態であり、薄膜

トランジスタは約 $1 \times 10^{13} \Omega$ 程度の抵抗器として回路的に表される。該抵抗器を薄膜トランジスタのオフ抵抗 10^7 とする。選択期間から非選択期間に移行した直後は、前記画素の画素電極と対向電極 105 に挟持された液晶層には、画像データに応じた液晶電圧が印加されている。保持容量 104 には、該液晶電圧と同じ電圧が印加されている。対向電極電位 V_{com} と該画素に接続される信号配線の電位 V_{sigm} に応じて、液晶層および保持容量 104 に印加されている電圧は時間変動する。

【0031】

以下では、上述した液晶表示装置の具体的な駆動方法について詳細に説明する。具体的な駆動方法には次の 3 通りの方法がある。

【0032】

(1) 第 1 の具体例

ここで、本具体例を説明する際のフリッカの度合いを定量的に表すために、フリッカ強度を定義する。図 8 はフリッカ強度の定義を説明するための反射率の時間変動の説明図であり、静止画表示時において、フレーム周波数 15 Hz で駆動されている場合における反射率変動を表す。図 8 の横軸は時間 (s) で、縦軸は反射率 (%) を表す。図 8 に示されるように R_{max} を、ある画像データに対して、ある 1 フレーム期間において反射率が最も大きくなる反射率とする。 R_{min} を前記 1 フレーム期間において反射率が最も小さくなる反射率とする。 R_{max} 、 R_{min} を用いてフリッカ強度 ΔI を

【0033】

【数 5】

$$\Delta I = \frac{(R_{max} - R_{min})}{R_{max}} \times 100 \quad \dots \dots (5)$$

と定義する。

【0034】

また、表 1 に主観評価より得られる各フレーム周波数と検知限となるフリッカ

強度の平均値を示す。

【 0 0 3 5 】

【表 1】

フレーム周波数	45Hz	30Hz	15Hz	10Hz
検知限となるフリッカ強度（平均）	83	17	3.5	2.8

【 0 0 3 6 】

図 9 は検知限に対応するフリッカ強度の周波数依存性を示す図であり、1 フレーム当りの輝度が 5 0 c d の場合の主観評価の結果を示す。図 9 の横軸はフレーム周波数 (H z) を、縦軸はフリッカ強度 (%) である。この主観評価は 2 4 歳から 5 5 歳の 6 人に対して行った。検知限となるフリッカ強度は個人によって差があり、図 9 中の黒丸は 6 人の検知限となるフリッカ強度の平均値を表し、当該黒丸を通る縦線で表されるエラーバーの上限は、検知限となるフリッカ強度の上限を表す。また、エラーバーの下限は検知限となるフリッカ強度の下限を表す。図 9 に示されたように、1 5 H z 以下のフレーム周波数になると上限と下限の値が殆ど変わらない。液晶表示装置の静止画表示時における反射率変動が検知限以上のフリッカ強度を示す場合、該液晶表示装置の静止画表示時においてちらつきが知覚される。

【 0 0 3 7 】

また、フレーム周波数と検知限となるフリッカ強度（平均）の関係において、フレーム周波数が 1 5 H z の時の検知限となるフリッカ強度の平均値は 3 . 5 で、フレーム周波数が 4 5 H z の時の検知限となるフリッカ強度の平均値 8 3 に比べて、非常に小さな値になる。従って、フレーム周波数を低周波数にすればするほど、画素の反射率変動を小さく抑える必要があり、6 0 H z で駆動する場合に比べて技術的に難易度が上がる。本具体例の駆動方法によれば、フレーム周波数が 3 0 H z 、1 5 H z 、1 0 H z 等、フレーム周波数を 6 0 H z より低い周波数で駆動する場合に、液晶表示装置の静止画表示時のフリッカ強度が、それぞれの

フレーム周波数において、それぞれのフレーム周波数における前記検知限より小さくなり、低いフレーム周波数で駆動してもちらつきの無い良好な表示を得ることができる。

【0038】

図10は本発明の実施例における液晶表示装置の具体的な駆動方法を説明するタイミング図であり、 n 行 m 列番目の画素に接続される信号配線の電位 V_{sigm} の連続する正極性フレーム期間と負極性フレーム期間におけるタイミングと、液晶表示装置の各フレーム期間の走査が始まる走査配線を第1走査配線とし、第2走査配線を第1走査配線の次に走査する走査配線とし、 i 番目 (i は1以上 $N-1$ 以下の整数) に走査する走査配線を第 i 走査配線、走査期間の最後に走査される配線を最終走査配線と定義したとき、第1走査配線の電位から最終走査配線までの電位 ($V_{g1} \sim V_{gn} \sim V_{gN}$) のタイミングと n 行 m 列番目の画素電極の電位 V_{nm} のタイミング、および n 行 m 列番目の画素の光学応答波形のタイミングを説明するものである。なお、対向電極電位 V_{com} は時間的に一定な電位である。

【0039】

本具体例においては、説明を簡単化するために、1行目の走査配線は第1走査配線のことを示し、 n 行目の走査配線は第 n 走査配線のことを示しているが、必ずしも、 n 行目の走査配線は、第 n 走査配線と一致しない。

【0040】

本具体例では、極性反転する駆動方法において1走査期間あたりの極性反転回数が最も低いために低消費電力で駆動でき、且つ、走査期間において信号配線から分岐する画素の液晶電圧が常に同符号をとるように該信号配線が駆動されるため、該信号配線から分岐する画素電極電位の走査期間中における変動が1H反転駆動などに比べて小さいという理由から、列毎に信号配線から分岐する画素の液晶電圧が反転している列毎反転駆動を行う。列毎反転駆動の1走査期間あたりの極性反転回数はフレーム毎極性反転駆動の極性反転回数と同じ1回であり、1水平期間ごとに極性反転する1H反転駆動の極性反転回数 N (N は全走査配線数、現行の携帯電話用の液晶パネルでは N は100以上) に比べて非常に小さい。列毎反転駆動を行うので、図10に示した走査期間において、 n 行 m 列番目におけ

る画素電極電位 V_{nm} と対向電極電位 V_{com} との差 $V_{nm} - V_{com}$ は、正極性フレーム期間の n 行目の走査配線の選択期間後においては正で、負極性フレーム期間の n 行目の走査配線の選択期間後においては負となり、極性反転している。

【0041】

図10に示した走査期間において、順次走査配線が選択される。この期間、信号配線電位は1H期間ごとに選択された画素の画像データに応じて変動している。信号配線から分岐している画素電極は信号配線電位の変動の影響を受ける。そのため、図10に示した様に、非選択期間においても n 行 m 列番目の画素電極電位 V_{nm} は、 n 行 m 列番目の画素に接続される信号配線の電位 V_{sigm} の変動の影響を受けて変動する。走査期間が $1/15$ 秒より長い場合は、上記の様な画素電極電位 V_{nm} の変動によってフリッカが発生することもある。しかしながら、信号配線電位の変動の影響を、短期間の間だけ（好ましくは $1/30$ 秒より短期間）非選択状態にある薄膜トランジスタ及び信号配線と画素電極との容量結合を介して、画素電極が受けている状態での画素電極電位 V_{nm} の変動は光学応答に殆ど影響を示さない。

【0042】

次に、図10に示される保持期間における駆動に関して説明する。表示品位を損なわないで低消費電力化をするためには、保持期間を信号配線電位を変動させなければならない走査期間より長くすることによってフレーム期間を長くするのが好ましい。例えば、フレーム周波数を現行の動画のコマ数（15コマ/秒）から考えて15Hzにする。この場合、走査期間を現行のフレーム期間と同じ $1/60$ 秒とし、保持期間を $3/60$ 秒とすることで、画像データの全画素への書き込みに対する要求は現行のままとしながら、低消費電力化を行うことができる。この場合、保持期間は走査期間の3倍の長さとなる。そのため、保持期間における画素電極電位は、液晶リーク電流及び薄膜トランジスタのオフリーク電流のために大きく変動し、反射率変動が起こりフリッカとして知覚されることがある。従って、液晶リーク電流及び薄膜トランジスタのオフリーク電流に起因する画素電極電位の変動に対して対策をする必要がある。

【0043】

ここで、液晶リーク電流及び薄膜トランジスタのオフリーク電流に起因する n 行 m 列番目の画素電極電位の変動について、非選択期間における n 行 m 列番目の画素の回路図を表す図 11 乃至図 13 を用いて詳しく説明する。

【0044】

図 11 は非選択期間における n 行 m 列番目の画素の等価回路の説明図であり、この回路の端点の一つの電位は n 行 m 列番目の画素に接続される信号配線の電位 V_{sigm} に、もう一方の端点の電位は対向電極電位 V_{com} になっている。

【0045】

図 12 は非選択期間における n 行 m 列番目の画素に接続される信号配線電位が変動していない場合の該画素の等価回路の説明図である。また、図 13 は非選択期間における n 行 m 列番目の画素に接続される信号配線電位が変動している場合の該画素の等価回路の説明図である。

【0046】

図 11 の回路は n 行 m 列番目の画素に接続される信号配線に直列に薄膜トランジスタのオフ抵抗 $R_{\text{off } 107}$ と該信号配線と該画素電極間の寄生容量 $C_{\text{sd } 110}$ からなる並列回路が接続されている。さらに、薄膜トランジスタのオフ抵抗 $R_{\text{off } 107}$ と該信号配線と該画素電極間の寄生容量 $C_{\text{sd } 110}$ からなる該並列回路には、液晶抵抗 $R_l 102$ と液晶容量 $C_l 103$ と保持容量 $C_{\text{stg } 104}$ からなる並列回路が直列に接続されている。該並列回路において、薄膜トランジスタのオフ抵抗 $R_{\text{off } 107}$ と該信号配線と該画素電極間の寄生容量 $C_{\text{sd } 110}$ からなる並列回路が接続されている側とは反対側の端点の電位は対向電極電位 V_{com} になっている。対向電極と n 行 m 列番目の画素の画素電極に挟持される液晶層に印加されている液晶電圧 V_{lc} は、回路図 11 における液晶容量 $C_l 103$ の両端の電位差と同じである。よって、液晶容量 $C_l 103$ の両端の電位差が変動しないようにすれば、反射率の変動は起こらない。

【0047】

画素が非選択状態にある場合、図 11 は一般的に図 13 に示されるような電位差 $V_{\text{sigm}} - V_{\text{com}}$ で変動する電源を備えた回路と等価である。 n 行 m 列番目の画素に接続される信号配線の電位 V_{sigm} がある一定な電位になっている場合は、該

信号配線電位 V_{sigm} が対向電極電位 V_{com} より大きいと仮定すると、図 11 に示された回路図は図 12 に示される電位差 $V_{\text{sigm}} - V_{\text{com}}$ の直流電源を備えた回路と等価である。また、該信号配線電位 V_{sigm} が対向電極電位 V_{com} より小さい場合は、電位差 $V_{\text{sigm}} - V_{\text{com}}$ が負となる直流電源を備えた図 12 に示される回路と等価である。

【0048】

図 11 乃至図 13 に示される回路図からわかるように、液晶電圧 V_{lc} は、薄膜トランジスタのオフ抵抗 R_{off} 、液晶抵抗 R_{l} 、液晶容量 C_{l} 、保持容量 C_{stg} 及び電位差 $V_{\text{sigm}} - V_{\text{com}}$ に依存して変動する。そのため、例えば前記回路系を構成している部品の一つである液晶抵抗を単独で高くしても、液晶電圧 V_{lc} は、その他の回路部品（特に薄膜トランジスタのオフ抵抗 R_{off} 107）や、電位差 $V_{\text{sigm}} - V_{\text{com}}$ に依存して変動する。従って、液晶電圧 V_{lc} の変動を軽減するためには前記回路系全体を考慮する必要がある。

【0049】

n 行 m 列番目の画素の 1 フレーム期間の駆動に伴う液晶電圧 V_{lc} の変動について解析した結果を説明する。まず、選択期間において n 行 m 列番目の画素に対応した画像データ電位が画素電極に印加される。その直後、非選択期間になると同時に n 行 m 列番目の画素の回路モデルは、図 11 に示したようになる。選択期間の直後の液晶電圧を V_{lc0} とする。前記 n 行 m 列番目の画素が最終走査配線に接続されていない場合は、選択期間後も残りの全走査配線の走査が終了するまで信号配線電位 V_{sigm} は残りの画素に所定の画像データを供給するために変動する。従って、図 11 の回路図は図 13 の回路図と等価になる。液晶電圧 V_{lc} の時間変化は、次式（6）で表される。

【0050】

【数 6】

$$\frac{dV_{lc}}{dt} = -\frac{V_{lc}}{\tau} + \frac{V_{sigm} - V_{com}}{R_{off}(C_l + C_{sig} + C_{sd})} + \frac{C_{sd}}{C_l + C_{sig} + C_{sd}} \frac{d(V_{sigm} - V_{com})}{dt}$$

$$, \tau = \frac{R_l \cdot R_{off}}{R_l + R_{off}} (C_l + C_{sig} + C_{sd}) \quad \dots \dots (6)$$

【0051】

式(6)より、液晶電圧 V_{lc} の時間変化を抑えるためには、式(6)の右辺第1項と第2項の打ち消し合いを行い、第3項は、その絶対値を小さくすると良い。そのためには、選択期間後の信号配線電位と対向電極電位の電位差 $V_{sigm} - V_{com}$ の正負の極性を前記液晶電圧 V_{lc0} の極性と同じくする必要がある。また、式(6)右辺第3項より、電位差 $V_{sigm} - V_{com}$ の走査期間中における振幅を小さくする必要がある。従って、走査期間全てに渡って信号配線電位と対向電極電位の大小関係がほとんどの階調において等しく、電位差 $V_{sigm} - V_{com}$ の最大振幅が表示に使用する液晶電圧の絶対値の最大値とほとんど等しい列毎反転駆動の方が1H期間毎にn行m列番目の画素に接続される信号配線の電位と対向電極電位の大小関係が交互に反転するような1H反転駆動より、画素の液晶電圧変動が少ないことが式(6)より分る。

【0052】

走査期間においては式(6)に従って液晶電圧 V_{lc} は変化するが、列毎反転駆動を行うということと、走査期間が1/30秒より短期間であるということから、走査期間においてフリッカが発生する程大きな液晶電圧 V_{lc} の変動は起こらないと考えられる。

【0053】

次に、保持期間における駆動について説明する。液晶電圧 V_{lc} の時間変化は、信号配線が任意の電位変動をする場合は、式(6)で与えられている。従って、ある選択期間後の保持期間における信号配線電位と対向電極電位の、液晶電圧 V_{lc} の時間変化を抑えるための電位差 $V_{sigm} - V_{com}$ の極性は上記したとおりであり、該選択期間の直後の液晶電圧 V_{lc0} の極性と同じである。さらに、液晶電圧

V_{lc} の時間変化を抑えるためには、式(6)の右辺第3項より、信号配線電位と対向電極電位の差が時間に依らず一定である必要がある。本具体例においては、対向電極電位が一定であるので、保持期間における信号配線電位を一定にすることで、式(6)の右辺第3項の影響、つまり容量結合による信号配線の影響を抑えることができる。したがって、保持期間における信号配線電位を一定にする。

【0054】

保持期間における信号配線電位を一定にすることで、 n 行 m 列番目の画素の保持期間における回路モデルは図12に示した通りになり、液晶電圧 V_{lc} の時間変化は、次式(7)で表される。

【0055】

【数7】

$$\frac{dV_{lc}}{dt} = \left(\frac{R_l}{R_l + R_{off}} (V_{sigm} - V_{com}) - V_{kl} \right) \cdot \frac{e^{-t/\tau}}{\tau}$$

$$, \tau = \frac{R_l \cdot R_{off}}{R_l + R_{off}} (C_l + C_{sig} + C_{sd}) \quad \dots \dots (7)$$

ここで、厳密には、式(7)中の V_{lc1} は走査期間が終了した直後の n 行 m 列番目の画素の液晶電圧 V_{lc} の値になるが、走査期間中には大きな該電圧変動は起こらないと考えられる。よって、以下の説明においては、 $V_{lc1} = V_{lc0}$ とする。

【0056】

保持期間においては、式(7)に依れば、 n 行 m 列番目の画素に接続される信号配線の電位 V_{sigm} の値によって、 n 行 m 列番目の画素の液晶電圧 V_{lc} の変動が全く無くなるようにすることができる。その時の該信号配線電位 V_{sigm} の値は次式(8)の値になるときである。

【0057】

【数 8】

$$V_{sigm} = V_{com} + \left(1 + \frac{R_{off}}{R_l}\right) \times V_{lc0} \quad \dots \quad (8)$$

【0058】

式(8)より、ある選択期間後の保持期間において、n行m列番目の画素の液晶電圧 V_{lc} の変動が全く無くなる時の信号配線電位と対向電極電位の電位差 $V_{sigm} - V_{com}$ の極性は、該選択期間の直後の液晶電圧 V_{lc0} の極性と等しい。

【0059】

ここで、本駆動方式で扱う物理現象について詳しく説明する。従来の駆動方法において液晶リーク電流及び薄膜トランジスタのオフリーク電流起因の画素電極電位変動を低減する方法としては、液晶リーク電流と薄膜トランジスタのオフリーク電流に相関が無いものとして、液晶リーク電流及び、薄膜トランジスタのオフリーク電流に対する対策をそれぞれ個別に行っている。例えば、液晶リーク電流に対する対策としては、液晶材料の比抵抗を上げることで液晶リーク電流を減少させるという材料による改善等が挙げられる。

【0060】

また、薄膜トランジスタのオフリーク電流に対する対策については、薄膜トランジスタのオフ抵抗が最も大きくなる様に、非選択期間における走査配線電位を最適化する駆動方法や、信号配線電位と画素電極電位を略同電位にすることで薄膜トランジスタのオフ抵抗を大きくするという駆動方法が行われている。しかしながら、上記の方法では、液晶リーク電流及び、薄膜トランジスタのオフリーク電流に対する対策をそれぞれ個別に行っているだけであり、薄膜トランジスタ及び、液晶層からなる系にとって最適な対処とは言えない。

【0061】

本駆動方法は、薄膜トランジスタと液晶層及び保持容量からなる系における液晶電圧の時間発展を考慮することによって、画素電極電位の変動を抑制する最適な駆動方法である。液晶電圧の変動が起こる根本的な原因は、液晶容量及び保持容量に蓄えられている電荷量の変動することにある。図12を見ると分るように

、薄膜トランジスタのオフ抵抗 R_{off} 107と液晶層は直列に接続されている。そのため、薄膜トランジスタのオフリーク電流の絶対値及び薄膜トランジスタのオフリーク電流の流れる方向と、液晶リーク電流の絶対値及び液晶リーク電流の流れる方向が等ければ、液晶容量 C_l 103及び保持容量 C_{stg} 104に蓄えられている電荷量は変化せず、液晶電圧は変化しない。実際に、 n 行 m 列番目の画素において、保持期間の n 行 m 列番目の画素に接続される信号配線の電位 V_{sigm} が式(8)の値をとるとき、図12に示した該画素の回路モデルによれば薄膜トランジスタのオフ抵抗 R_{off} を流れる電流の方向と絶対値は液晶抵抗 R_l を流れる電流の方向と絶対値と等しくなり、液晶容量に蓄積されている電荷量は常に一定となる。

【0062】

以上では、 n 行 m 列番目の画素において、該画素の液晶電圧 V_{lc} が一定になるような保持期間における該画素に接続される信号配線の電位の値と該信号配線の駆動方法について説明した。しかしながら、該画素の液晶電圧 V_{lc} が一定になるような保持期間における該信号配線の電位の値は、式(8)を見れば分かるように、保持期間に移行する直前の走査期間に該画素に書き込まれる画像データに依存する。したがって、ある信号配線から分岐する全画素が常に同じ画像データの場合以外は、該信号配線電位を保持期間において、該信号配線から分岐する全ての画素の液晶電圧が一定になるような値にすることはできない。しかしながら、液晶パネルの液晶電圧に対する非線形な反射率特性を考慮すると、中間調に対応する画像データに対してのみ液晶電圧が一定になる駆動を行えば、全ての画像データに対して液晶電圧の変動を抑制することができ、保持期間が1/60秒に比べて長い場合においても、ちらつきの無い良好な表示特性が得られる。

【0063】

次に、画素の液晶電圧 V_{lc} が一定になるような上記駆動を行う液晶電圧として、中間調に対応する液晶電圧を選んだ理由について詳しく説明する。まず、本実施例において、液晶パネルの反射率の液晶電圧依存性を測定した方法について説明する。液晶パネルの全ての、若しくは、反射率測定領域に含まれる画素全てに接続される走査配線を測定期間全てにわたって選択状態にし、対向電極電位を振

幅中心とする矩形波を各信号配線に印加する。この時、信号配線電位が対向電極電位より大きい期間においては、該信号配線電位と該対向電極電位の電位差を、該信号配線から分岐する画素の正極性の液晶電圧として、前記信号配線電位が対向電極電位より大きい期間における反射率の液晶電圧依存性を測定する。該反射率の液晶電圧依存性を正極性フレーム期間における反射率の液晶電圧依存性とし、信号配線電位が対向電極電位より小さい期間においては、該信号配線電位と該対向電極電位の電位差を、該信号配線から分岐する画素の負極性の液晶電圧として、前記信号配線電位が対向電極電位より小さい期間における反射率の液晶電圧依存性を測定し、該反射率の液晶電圧依存性を負極性フレーム期間における反射率の液晶電圧依存性とする。

【0064】

図14は上記の方法で測定された液晶パネルの正極性フレーム期間における反射率の液晶電圧依存性をグラフで示す説明図である。図14において、 V_{10} は反射率の最大値に対して約10%の反射率の場合の正極性の液晶電圧、 V_{50} は反射率の最大値に対して約50%の反射率の場合の正極性の液晶電圧、 V_{90} は反射率の最大値に対して約90%の反射率の場合の正極性の液晶電圧を示す。反射率を正極性の液晶電圧 V_{lcp} の関数として $T(V_{lcp})$ とすると、正極性の液晶電圧に対する反射率の変化率は、 $dT(V_{lcp})/dV_{lcp}$ となる。

【0065】

図14より、 $dT(V_{lcp})/dV_{lcp}$ は正極性の液晶電圧が V_{10} を超えると急激に大きくなり始め、 V_{50} 近傍で略最大値をとり、 V_{50} 以降では徐々に減少し始め、 V_{90} で急激に小さくなる。従って、電圧変動によって最もフリッカの発生しやすい正極性の液晶電圧は V_{50} 付近となる。同様に、負極性フレーム期間における反射率の液晶電圧依存性を示すグラフを用いることによって、電圧変動によって最もフリッカの発生しやすい負極性の液晶電圧も、反射率の最大値に対して約50%の反射率を示す負極性の液晶電圧の値となることが分かる。従って、中間調近傍の階調で発生するフリッカを最も抑えるように駆動を行うことが重要である。

【0066】

また、正及び負それぞれのフレーム期間における反射率の液晶電圧依存性において、各フレーム期間における反射率の最大値に対して約 50% の反射率を示す液晶電圧は、各フレーム期間における反射率の最大値に対して約 10% の反射率を示す液晶電圧と各フレーム期間における反射率の最大値に対して約 90% の反射率を示す液晶電圧の略中間の値になっている。このため、中間調の画像データを保持している画素に対して画素の液晶電圧が一定になる信号配線電位が、反射率の最大値に対して約 10% の反射率を示す画像データを保持している画素の液晶電圧を一定にする信号配線電位にも、反射率の最大値に対して約 90% の反射率を示す画像データを保持している画素の液晶電圧を一定にする信号配線電位とも大きく異なる値とならない。したがって、信号配線電位を中間調の画像データを保持している画素に対して画素の液晶電圧が一定になるように駆動することによって液晶パネルの全ての画素の保持期間における液晶電圧変動を少なくすることができる。

【0067】

以上から、図 10 に示されたように、信号配線は走査期間において極性反転する駆動方法において最も 1 走査期間あたりの極性反転回数が低いために低消費電力で駆動でき、そして且つ、該信号配線から分岐する画素電極電位の走査期間中における変動が小さい列毎反転駆動をすることによって、該信号配線から分岐する画素電極に所望の電位を与えるように駆動される。次に、保持期間における信号配線電位は中間調の画像データを保持している画素に対して画素の液晶電圧が一定になるような電位に固定される。つまり、正極性信号配線の場合は、正極性信号配線の保持期間における電位を V_{sp} として、 V_p を液晶表示装置の反射率の最大値に対して約 50% の反射率をとる場合の正極性の液晶電圧の絶対値として、正極性信号配線の保持期間における電位 V_{sp} は、略式 (9) で与えられる値となる。

【0068】

【数 9】

$$V_{sp} = V_{com} + \left(1 + \frac{R_{off}}{R_l}\right) \times V_p \quad \dots \dots (9)$$

【0069】

また、負極性信号配線の場合は、負極性信号配線の保持期間における電位を V_{sm} として、 V_m を液晶表示装置の反射率の最大値に対して約 50% の反射率をとる場合の負極性の液晶電圧の絶対値として、負極性信号配線の保持期間における電位 V_{sm} は、略式 (10) で与えられる値である。

【0070】

【数 10】

$$V_{sm} = V_{com} - \left(1 + \frac{R_{off}}{R_l}\right) \times V_m \quad \dots \dots (10)$$

【0071】

以上の保持期間における正極性及び負極性信号配線電位の設定は、各信号配線毎に行っても良いし、部分的に行っても良い。また、全信号配線を同時に行っても良い。以上のような駆動によって、図 10 に示されたような光学応答波形を得ることができ、ちらつきの無い高品質の表示を行うことができる。

【0072】

図 15 は本発明の実施例における液晶表示装置の具体的な駆動方法を説明するタイミング図であり、正極性フレーム期間と負極性フレーム期間における、 n 行 m 列番目の画素電極の電位と、該画素の光学応答波形と各駆動信号とを示すタイミングを示す。ちなみに、上記の保持期間において、ある信号配線の電位が前述された最適な電位 V_{sp} 、 V_{sm} から大幅に違う場合、該信号配線から分岐した画素の光学応答波形は、図 15 に示されるようなフレーム周期に同期した反射率変動を示す。図 15 中、図 10 と同一符号は図 10 と同一タイミングの波形を示す。

【0073】

液晶表示装置において、保持期間における信号配線電位の設定方法をさらに、

具体的に説明する。ここで、あるフレーム周波数 $f \text{ Hz}$ のある 1 フレーム期間の画素電極の電位変動量の絶対値を $\Delta V(f)$ とする。 f はフレーム周波数を表す。フレーム周波数 f におけるある画素について、ある選択期間の直後の画素電極電位を V_{fst} 、該画素の該選択期間の次の選択期間の直前の画素電極電位を V_{lst} とすると、 $\Delta V(f) = |V_{fst} - V_{lst}|$ である。静止画表示時において、 $\Delta V(f)$ がある値より大きくなると、反射率変動が検知限以上のフリッカ強度を示すようになる。検知限以上のフリッカ強度を示すようになる寸前の $\Delta V(f)$ を $\Delta V_c(f)$ とする。 $\Delta V_c(f)$ を臨界電位変動量と呼ぶ。

【0074】

$\Delta V_c(f)$ を決定する方法としては、先ず液晶パネルの反射率の液晶電圧依存性を測定する。次に、フレーム周波数が $f \text{ Hz}$ の時の検知限となるフリッカ強度 $\Delta I_c(f)$ から、それに対応する反射率の変動値 $\Delta T_c(f)$ を求める。反射率 R_{\max} における $\Delta T_c(f)$ は、次のように与えられる。

【0075】

$$\Delta T_c(f) = (R_{\max} - R_{\min}) = \Delta I_c(f) \times R_{\max} / 100$$

液晶パネルの反射率の液晶電圧依存性の測定結果より、反射率 R_{\max} における反射率の液晶電圧に対する傾き $\Delta V_{lc} / \Delta T$ を求める。 $\Delta V_{lc} / \Delta T$ より、反射率 R_{\max} における反射率の変動値 $\Delta T_c(f)$ に対応する液晶電圧の変動値 $\Delta V_{c1}(f)$ が、 $\Delta V_{c1}(f) = \Delta V_{lc} / \Delta T \times \Delta T_c(f)$ として求められる。該液晶電圧の変動値 $\Delta V_{c1}(f)$ を臨界電位変動量 $\Delta V_c(f)$ として決定する方法である。

【0076】

実際に、図 14 に示される反射率の液晶電圧依存性と前記表 1 に示されるフレーム周波数 15 Hz のフリッカ強度の検知限 3.5 から求められる反射率 23% のときの $\Delta V_{c1}(f)$ の値は 15 mV である。

【0077】

ここで、走査期間において信号配線が殆ど動かず、1 フレーム期間の非選択期間全てにおいて、信号配線電位が一定の場合について、該信号配線電位を V_{sig} として、液晶電圧 V_{lc} の時間変化は下記式 (11) で表される。

【0078】

【数11】

$$V_{lc}(t) = \frac{R_l}{R_l + R_{off}} (V_{sig} - V_{com}) (1 - e^{-t/\tau}) + e^{-t/\tau} (V_{fst} - V_{com})$$

$$\tau = \frac{R_l \cdot R_{off}}{R_l + R_{off}} (C_l + C_{sig} + C_{st}) \quad \dots \dots (11)$$

【0079】

この場合、 V_{lst} は、 $V_{lst} = V_{com} + V_{lc} (t = 1/f)$ で与えられ、 $\Delta V (f)$ は、 $\Delta V (f) = |V_{fst} - V_{com} - V_{lc} (t = 1/f)|$ で与えられる。ここで、以下の説明のために、非選択期間において、画素電極電位を V_{fst} のまま保持する最適な電位 V_{opt} を、次式 (12) で定義する。

【0080】

【数12】

$$V_{opt} = V_{com} + (1 + \frac{R_{off}}{R_l}) (V_{fst} - V_{com}) \quad \dots \dots (12)$$

【0081】

$\Delta V_c (f) \geq \Delta V (f) = |V_{fst} - V_{com} - V_{lc} (t = 1/f)|$ を満たすように駆動を行った場合、あるフレーム周波数 f において、1 フレーム期間に同期したフリッカが知覚されない。

【0082】

非選択期間における該信号配線電位 V_{sig} が、 V_{opt} 以上の場合、該フリッカが知覚されない該信号配線電位 V_{sig} の範囲は、次式 (13) で示される範囲であり、

【0083】

【数 13】

$$V_{opt} \leq V_{sig} \leq V_{opt} + \left(1 + \frac{R_{off}}{R_l}\right) \frac{\Delta V_c(f)}{1 - e^{\frac{-1}{f \cdot \tau}}}$$

$$\tau = \frac{R_l \cdot R_{off}}{R_l + R_{off}} (C_l + C_{sig} + C_{sd}) \quad \dots \dots (13)$$

【0084】

非選択期間における該信号配線電位 V_{sig} が、 V_{opt} 以下の場合、該フリッカが知覚されない該信号配線電位 V_{sig} の範囲は、次式 (14) で示される範囲である。

【0085】

【数 14】

$$V_{opt} - \left(1 + \frac{R_{off}}{R_l}\right) \frac{\Delta V_c(f)}{1 - e^{\frac{-1}{f \cdot \tau}}} \leq V_{sig} \leq V_{opt}$$

$$\tau = \frac{R_l \cdot R_{off}}{R_l + R_{off}} (C_l + C_{sig} + C_{sd}) \quad \dots \dots (14)$$

【0086】

総じて、あるフレーム周波数で駆動されている液晶パネルのある画素において、あるフレーム期間の選択期間の直後の画素電極電位が V_{fst} の場合、該選択期間の直後の非選択期間における信号配線電位 V_{sig} を、次式 (15) の範囲にすれば、該画素の静止画表示時における反射率変動が検知限以下のフリッカ強度を示し、フリッカとして知覚されない。

【0087】

【数 15】

$$V_{opt} - \left(1 + \frac{R_{off}}{R_l}\right) \frac{\Delta V_c(f)}{1 - e^{\frac{-1}{f \cdot \tau}}} \leq V_{sig} \leq V_{opt} + \left(1 + \frac{R_{off}}{R_l}\right) \frac{\Delta V_c(f)}{1 - e^{\frac{-1}{f \cdot \tau}}}$$

$$\tau = \frac{R_l \cdot R_{off}}{R_l + R_{off}} (C_l + C_{sig} + C_{sd}) \quad \dots \dots (15)$$

【0088】

式(15)の範囲を求めるにあたって、走査期間において信号配線が殆ど動かず、1フレーム期間の非選択期間全てにおいて、信号配線電位が一定であるという仮定をしたが、走査期間において信号配線電位は任意の値をとり、さらに精度を上げて前記信号配線電位のとるべき値の範囲を調べるためには、シミュレーションを実行する必要がある。しかしながら、走査期間が概ね1/30秒程度より短い場合は、走査期間中には大きな画素電極電位の変動は起こらないと考えられ、保持期間における信号配線電位を式(15)で求めた範囲にすれば、選択期間直後の画素電極電位の値が V_{fst} になる画像データを保持している画素の反射率変動が検知限以下のフリッカ強度を示すようになる。

【0089】

反射率変動が検知限以下のフリッカ強度を示すための信号配線電位の範囲は、画像データに依存する。しかしながら、液晶電圧に対する非線形な反射率特性を考慮すると、保持期間における信号配線電位の値のとるべき値の範囲を、式(15)で決定する際に、選択期間の直後の画素電極電位 V_{fst} と該電位に対応した臨界電位変動量 $\Delta V_c(f)$ の値を中間調に対応する値にすることによって、液晶表示装置は全ての画像データに対して、ちらつきの無い良好な表示をすることができる。なお、望ましくは、保持期間における信号配線電位を、正極性信号配線か負極性信号配線かによって、前述された最適な電位 V_{sp} か V_{sm} にする。

【0090】

また、液晶パネルにおいて、中間調に対応する選択期間の直後の画素電極電位 V_{fst} を直接測定して決定することは難しい。しかしながら、前述した液晶パネルの反射率の液晶電圧依存性の測定方法で測定した測定結果より、選択期間の直

後の画素電極電位 V_{fst} を決定することができる。60 Hz より小さい駆動周波数で駆動されている液晶表示装置の静止画表示時におけるフリッカ強度が検知限以下となっている場合、1 フレーム期間において、画素電極電位は、階調が変わるほどの変動はしない。従って、前述した液晶パネルの液晶電圧依存性の測定方法で測定した反射率の液晶電圧依存性は、実際に駆動しているときの反射率の液晶電圧依存性と殆ど同じであるので、前述した液晶パネルの液晶電圧依存性の測定方法で測定した測定結果において、液晶パネルの反射率の最大値に対して約 50 % の反射率をとる場合の正極性の液晶電圧の絶対値が V_p で、液晶パネルの反射率の最大値に対して約 50 % の反射率をとる場合の負極性の液晶電圧の絶対値が V_m の場合には、中間調に対応する選択期間の直後の画素電極電位 V_{fst} の値は、正極性信号配線から分岐する画素に対しては、 $V_{com} + V_p$ となり、負極性信号配線から分岐する画素に対しては、 $V_{com} - V_m$ となる。

【0091】

次に、保持期間における正極性信号配線の電位のとるべき値の範囲について、具体的な数値の例について説明する。図 14 より、反射率が 100 % になる正極性の液晶電圧は、3.2 V で、 V_{10} は約 1.4 V、 V_{50} は約 1.9 V、 V_{90} は約 2.4 V である。設計パラメーターを次のような値にする。対向電極電位は 3.2 V、薄膜トランジスタのオフ抵抗は $1 \times 10^{13} \Omega$ 、液晶比抵抗は $1 \times 10^{11} \Omega \text{ m}$ で、液晶パネルの 1 インチ当たりの画素数を 200 とし、画素電極面積を $4636 \mu\text{m}^2$ とし、液晶層厚を $5 \mu\text{m}$ とし、該画素の全容量を、液晶電圧が 1.4 V のとき、0.38 pF、1.9 V のとき 0.41 pF、2.4 V のとき 0.42 pF とする。この場合において、フレーム周波数が 15 Hz の場合について説明する。

【0092】

ΔV_c ($f = 15$) の値は、図 14 に示される反射率の液晶電圧依存性とフレーム周波数 15 Hz のフリッカ強度から求められる ΔV_c (f) の値は、液晶電圧が 1.4 V のときは約 27 mV、2.4 V のときは約 56 mV、1.9 V のときは約 15 mV となることが分かっている。このときの選択期間直後の画素電極電位 V_{fst} の値は、正極性信号配線から分岐する画素に対しては、正極性の液晶

電圧が 1.4 V のときは、 $V_{com} + 1.4$ であり、1.9 V のときは、 $V_{com} + 1.9$ であり、2.4 V のときは、 $V_{com} + 2.4$ である。以上のような条件の場合における選択期間の直後の非選択期間における正極性信号配線電位 V_{sig} のとるべき値の範囲を、表 2 に示す。表中の数値の単位は [V] である。

【 0 0 9 3 】

【表 2】

V_{lc}	範囲
1.4	$3.19 < V_{sig} < 6.27$
1.9	$4.36 < V_{sig} < 6.20$
2.4	$2.25 < V_{sig} < 9.40$

【 0 0 9 4 】

表 2 より、液晶電圧が 1.9 V の場合における前記信号配線電位のとるべき値の範囲は、液晶電圧が 1.4 V 及び 2.4 V の場合における前記信号配線電位のとるべき値の範囲よりも狭く、液晶電圧が 1.4 V 及び 2.4 V の場合における前記信号配線電位のとるべき値の範囲に含まれている。その理由は、液晶電圧が V_{50} の場合における ΔV_c ($f = 15$)、つまり、中間調の臨界電位変動量が他の階調のそれに比べて小さいためである。

【 0 0 9 5 】

ここでは、保持期間における正極性信号配線の電位のとるべき値の範囲の具体的な数値の例について説明したが、保持期間における負極性信号配線の電位のとるべき値の範囲についても同様に求めることができる。

【 0 0 9 6 】

式 (9) 及び (10) において、薄膜トランジスタのオフ抵抗 R_{off} [Ω] は、薄膜トランジスタの設計に依存しており、ある程度の範囲で設定できる。画素の薄膜トランジスタのオフ抵抗 R_{off} の決定の方法について詳しく説明する。信号配線電位を発生させるドライバーの耐圧と低消費電力で液晶表示装置を駆動することを考えると信号配線電位は 10 V 程度を上限とすることが望ましい。これ

らの値は、液晶材料に依存し、液晶材料毎に変わるが、以下の議論は、液晶材料が変わっても同様に成り立ち、以下、説明される設定方法は液晶材料が変わっても、そのまま成り立つ。

【0097】

ここで、 $V_p = V_m = 1.9$ とした場合における式(9)及び式(10)で表される保持期間における最適な信号配線電位と対向電極電位の差(以後、最適液晶電圧と呼ぶ)の絶対値を表3に示す。最適液晶電圧の絶対値 $|V_{sig} - V_{com}|$ の単位は、[V]である。

【0098】

【表3】

R_{off} / R_l	0.1	0.5	1	1.5	2	2.5
$ V_{sig} - V_{com} $	2.09	2.85	3.8	4.75	5.7	6.65

【0099】

ここで、信号配線電位の上限を10Vとすると液晶電圧の正極性及び負極性の最大電圧は±5Vとなる。従って、信号配線電位の上限が10Vと仮定される液晶表示装置において、用いることのできる最適液晶電圧の絶対値 $|V_{sig} - V_{com}|$ は、5V以下になる。

【0100】

また、薄膜トランジスタのオフ抵抗 R_{off} の値は、中間調以外の電圧の保持特性を考えると大きいほうが良い。よって、信号配線電位の上限が10Vで、中間調の液晶電圧の絶対値が1.9Vの場合は、薄膜トランジスタのオフ抵抗 R_{off} は、液晶抵抗 R_l の0.1倍、0.5倍、1倍若しくは、1.5倍が望ましい。

【0101】

ここで、第1の実施例における駆動を実行するに当たってその制御方法について説明する。垂直同期信号 V_{syn} は1フレーム期間毎に1パルスが発生させる。ゲート駆動信号 ϕ_g は、ゲート選択期間と同じか若しくは、ゲート選択期間より短いパルスが発生し、垂直同期信号 V_{syn} を起点として信号発信を開始する。

【0102】

図 16 は本発明の実施例にかかる液晶表示装置における走査配線の制御方法の説明図であり、図 1 におけるゲートドライバ 126 のブロック構成を示す。図 16 において、シフトレジスタ 143 には、論理値として '1' 若しくは '0' の情報にそれぞれ対応する電位が蓄えられている。走査期間において、'1' の情報はシフトレジスタ 143 のある一個のレジスタのみに存在し、ゲート駆動信号 ϕ_g のパルスが入るごとに、次のレジスタにシフトする。レジスタの数は液晶パネルが N 本の走査配線を有する場合には、N 個のレジスタを有する。N 個のレジスタと N 本の走査配線は、出力アンプ 144 と接続されており、出力アンプ 144 に接続されている N 個のレジスタと N 本の走査配線は、1 対 1 に対応しており、レジスタの状態が '1' にある場合には、そのレジスタに対応する走査配線の電位を選択電位にし、レジスタの状態が '0' にある場合には、そのレジスタに対応する走査配線の電位を非選択電位にする。

【0103】

この場合のゲート駆動信号 ϕ_g と '1' の情報が蓄積されているレジスタの位置の関係を図 17 に示す。図 17 は本発明の実施例にかかる液晶表示装置の駆動の制御方法の説明図であり、例として液晶パネルが 6 本の走査配線を有する場合について示されている。選択期間毎にゲート駆動信号 ϕ_g のパルスが入るごとに、シフトレジスタ 143 内の '1' の情報は選択する走査配線に対応するレジスタにシフトし、走査を行い、1 フレームの始めから数えて 7 発目のゲート駆動信号 ϕ_g のパルスによってシフトレジスタ 143 内の '1' の情報が無くなる。この時、全走査配線は非選択状態になって保持期間が始まる。

【0104】

次の垂直同期信号 V_{syn} を起点として、ゲート駆動信号 ϕ_g の発信が始まり、'1' の情報が、第 1 走査配線に対応するレジスタに蓄積され、走査が開始され保持期間が終了する。以上の例は容易に N 本の走査配線を有する場合に拡張され、N 本の走査配線を走査した後、1 フレームの始めから数えて N+1 個目のゲート駆動信号 ϕ_g のパルスによってシフトレジスタ 143 内の '1' の情報が無くなり、保持期間が始まり、次の垂直同期信号 V_{syn} を起点として、ゲート駆動信号 ϕ_g の発信が始まり、'1' の情報が第一走査配線に対応するレジスタに蓄積

され、走査が開始される。

【0105】

ソース駆動信号 ϕ_s は垂直同期信号 V_{syn} を起点として信号発信を開始する。ソース駆動信号 ϕ_s のパルスによって、コントロール IC129（図1参照）は、ソースドライバ125に1ラインの画素分（本実施例の場合、M個の画素分）の画像データの転送を開始する。走査期間において、ソースドライバ125は、任意の階調データに応じた電位を出力する。走査期間終了後、保持期間における信号配線電位を信号配線に与える方法として次の2例が挙げられる。

【0106】

まず、1例目について図18を用いて説明する。図18は本発明の実施例にかかる液晶表示装置の保持期間における駆動の制御方法の説明図である。図18に記載されている“ V_+ ”、“ V_- ”は、それぞれ正及び負極性信号配線の保持期間における電位のデータを記録しておくメモリである。コントロール IC129が最終走査配線に接続される画素の画像データをソースドライバ125に転送した後で、コントロール IC129はメモリ“ V_+ ”、“ V_- ”を参照し、正極性信号配線にはメモリ“ V_+ ”に記録されているデータに対応する電位が、負極性信号配線には、メモリ“ V_- ”に記録されているデータに対応する電位が印加されるように、保持期間における全信号配線の電位のデータを作成し、ソース駆動信号 ϕ_s に基づいて各信号配線に電位を印加する。その直後に、ソース駆動信号 ϕ_s を停止し、ソースドライバ125は各信号配線に電位を印加している出力アンプ以外の回路を停止する。

【0107】

図19は本発明の実施例にかかる液晶表示装置の保持期間における駆動の制御方法の説明図である。図19に記載の“ V_{a+} ”及び“ V_{a-} ”は、それぞれ正及び負極性信号配線の保持期間における電位を生成するための電源である。保持期間電位制御回路139は、電源“ V_{a+} ”及び“ V_{a-} ”と接続され、さらにその配線A140と配線B141が選択スイッチ142を介して、液晶パネル124の奇数列の信号配線、偶数列の信号配線とにそれぞれ接続されている。

【0108】

走査期間において、配線A140と配線B141は選択スイッチ142によって液晶パネル124の信号配線から切り離されている。全走査配線を走査し終えた直後に、コントロールIC129若しくはゲートドライバ126からソースドライバ125、選択スイッチ142及び保持期間電位制御回路139に走査期間から保持期間に移行することを知らせる信号が送られる。これにより、ソースドライバ125は駆動を停止し、選択スイッチ142は配線A140、配線B141と液晶パネル124の信号配線をそれぞれ接続し、保持期間電位制御回路139は制御を開始する。保持期間電位制御回路139は、電源“ V_{a+} ”及び“ V_{a-} ”を用いて、正及び負極性信号配線の保持期間における電位を生成し、配線A140に接続される信号配線が正極性信号配線である場合は、配線A140には、正極性信号配線の保持期間における電位を、配線B141には負極性信号配線の保持期間における電位を印加する。

【0109】

配線A140に接続される信号配線が負極性信号配線である場合は、配線A140には負極性信号配線の保持期間における電位を、配線B141には正極性信号配線の保持期間における電位を印加する。保持期間から走査期間に移行することを知らせる信号が送られてくると、走査期間に移行するために、配線A140、配線B141は再び選択スイッチ142によって信号配線から切り離され、保持期間電位制御回路139は動作を停止する。

【0110】

(2) 第2の具体例

本発明の実施例における第2の具体例を図20を用いて駆動方法を説明する。図20は本発明の実施例における液晶表示装置の他の具体的な駆動方法を説明するタイミング図であり、 n 行 m 列番目の画素に接続される信号配線の電位 V_{sigm} の正極性フレーム期間と負極性フレーム期間におけるタイミング、第1走査配線の電位から最終走査配線までの電位($V_{g1} \sim V_{gn} \sim V_{gN}$)のタイミングを示す。対向電極電位は時間によらず一定で V_{com} である。

【0111】

前記第1の具体例と同様に、1フレーム期間が走査期間と保持期間に分割され

ている。各信号配線の駆動は、1 フレーム期間毎に正極性フレーム期間と負極性フレーム期間が交互に繰り返されている。信号配線の列毎に、正極性信号配線と負極性信号配線が交互に繰り返されている。第2の具体例における保持期間の駆動方法は、第1の具体例における保持期間の駆動方法と全く同じである。すなわち、正及び負極性信号配線は、保持期間において、正及び負極性信号配線のそれぞれに応じた最適な電位にする駆動を行う。該保持期間における信号配線電位の値は、第1の具体例に記載されている方法で決定する。以後、第1の具体例に記載されているように、正及び負極性信号配線の保持期間における電位を、それぞれ、 V_{sp} 及び V_{sm} とする。

【0112】

走査期間の駆動方法について n 行 m 列番目の画素に着目する。 n 行 m 列番目の画素の画素電極に、画像データに応じた電位を書き込むために、 n 行目の走査配線が選択され、該画素に接続される信号配線の電位は該画素の画像データに応じた電位になる。その直後に、全ての走査配線は非選択状態になり、該信号配線の電位を該信号配線が正極性信号配線の場合には、 V_{sp} 近傍の電位を中心として該全走査配線を非選択状態にする期間の直前の選択期間の信号配線電位と対称的な電位とする。また、該信号配線が負極性信号配線の場合には、 V_{sm} 近傍の電位を中心として該全走査配線を非選択状態にする期間の直前の選択期間の信号配線電位と対称的な電位とする。

【0113】

以上のような選択期間と全走査配線を非選択状態にする期間を繰り返しながら全画素に所望の画像データを走査期間内に書き込む。このとき、前記全走査配線を非選択状態にする期間の長さは限定されるものではないが、選択期間と同程度の長さにすることが好ましい。このような駆動をすることで、正極性信号配線から分岐する非選択状態にある画素には、実効的に正極性信号配線の保持期間における最適な電位を与え、負極性信号配線から分岐する非選択状態にある画素には、実効的に負極性信号配線の保持期間における最適な電位を与えることができる。

【0114】

ここで、第 2 の具体例の駆動における走査配線の制御方法の例について説明する。N 行の走査配線から構成される液晶パネルにおいて、ゲート駆動信号 ϕ_g はゲート選択期間よりも同じか若しくは短いパルスが発生し、垂直同期信号 V_{syn} を起点として信号発信を開始する。図 2 1 を用いて、走査配線の制御の一例を説明する。図 2 1 は本発明に係る液晶表示装置の駆動の制御方法の説明図である。ここで、‘1’ 及び ‘0’ のどちらの情報が存在するときでも全走査配線が非選択状態になるレジスタを予備レジスタと定義する。つまり、この予備レジスタは、当該予備レジスタが出力アンプに接続されていないか、若しくは接続されていても予備レジスタの情報によって走査配線が選択状態か非選択状態のどちらの状態にあるかということを制御される走査配線が存在しないということを意味する。図 2 1 において、斜線部がシフトレジスタ内における予備レジスタの位置である。

【0 1 1 5】

シフトレジスタにある ‘1’ の情報は、ゲート駆動信号 ϕ_g のパルスが選択期間毎に入るときに、次のレジスタにシフトする。ゲートドライバ 1 2 6 を構成するシフトレジスタのレジスタの数を $2N$ 個にして、図 2 1 のように、一個のレジスタおきに予備のレジスタを配置すると、選択期間と全走査配線が非選択状態になる期間が 1 つのレジスタおきに繰り返され、第 2 の具体例に記されるような駆動が容易となる。この時、走査期間から保持期間に移行する方法としては、前記第 1 の具体例と同様に $2N + 1$ 個目の ϕ_g のパルスによってシフトレジスタ 1 4 3 内の ‘1’ の情報が無くなるようにする方法を用いても良いし、‘1’ の情報が走査期間の最後に蓄積されている予備レジスタを用いる方法もある。例えば、‘1’ の情報が走査期間の最後に蓄積されている予備レジスタに ‘1’ の情報を任意の期間保つことによって、任意の長さの保持期間を設けることが出来る。次の垂直同期信号 V_{syn} が入力され、ゲート駆動信号 ϕ_g のパルスが入力されはじめると、‘1’ の情報が第 1 走査配線に対応するレジスタに蓄積され、走査が開始される。

【0 1 1 6】

コントロール IC 1 2 9 やソースドライバ 1 2 5 等にする走査期間から保持期

間及び保持期間から走査期間に移行することを知らせる信号として、‘1’の情報
が走査期間の最後に蓄積される予備レジスタに、‘1’の情報が蓄積されてい
るか否かを用いることも1つの例として考えられる。

【0117】

また、もう一つの例を図22を用いて説明する。図22は本発明の実施例にか
かる液晶表示装置における走査配線の制御方法の説明図である。図22のように
、N個のレジスタを有するシフトレジスタ143の各レジスタと信号 ϕ_{g1} の供給
源がN個の論理積回路145の入力に接続され、N個の論理積回路145の出力
と出力アンプ144が接続され、出力アンプ144の出力に走査配線がそれぞれ接
続されている。出力アンプ144に接続されているN個の論理積回路145の出
力とN本の走査配線は、1対1に対応しており、論理積回路145の出力によっ
て、その論理積回路145に対応する走査配線の電位を選択電位若しくは非選択
電位にする。

【0118】

信号 ϕ_{g1} は、‘1’及び‘0’の情報を論理積回路145に供給する。この例
では、レジスタ及び信号 ϕ_{g1} の状態がともに‘1’の状態にあるときには、論理
積回路145は出力アンプ144に該論理積回路に対応する走査配線が選択状態
になる信号を出力する。つまり、n行目の走査配線は、n行目の走査配線に対応
するレジスタ及び信号 ϕ_{g1} の状態がともに‘1’の状態にある期間は選択状態に
ある。レジスタ及び信号 ϕ_{g1} の状態がそれ以外の場合は、論理積回路145は出
力アンプ144に該論理積回路に対応する信号配線が非選択状態になる信号を出
力する。つまり、n行目の走査配線はn行目の走査配線に対応するレジスタ及び
信号 ϕ_{g1} の状態がどちらか一方でも‘1’以外の状態にある期間は非選択状態に
ある。

【0119】

これを図23を用いて具体的に説明する。図23は本発明の実施例にかかる液
晶表示装置における走査配線の制御方法の説明図である。例えば、図23に示し
たように、ゲート駆動信号 ϕ_g と信号 ϕ_{g1} を与えることで、前記具体例と同様の
駆動を容易に実現できる。信号 ϕ_{g1} において電位が高い状態にあるときが、信号

ϕ_{g1} の‘1’の状態、低い時が信号 ϕ_{g1} の‘0’の状態である。

【0120】

図24は本発明の実施例にかかる液晶表示装置の駆動の制御方法の説明図である。図24を用いて走査期間のソースドライバ125へのデータの転送を説明する。図24において、演算回路147は、入力される階調データを演算し、選択期間の直後に全走査配線を非選択状態にしたときに信号配線に印加される電位に対応するデータを出力する。メモリ148は演算回路147から入力されるデータを蓄積する。画像データ転送制御手段146は、送信されてくる階調データと前記メモリ148に蓄積されているデータを交互にソースドライバ125に転送する。以上のような駆動を行うことで、フレーム期間が1/60秒に比べて長い場合においても、ちらつきの無い良好な高品質の表示特性が得られる。

【0121】

(3) 第3の具体例

本発明の実施例における駆動方法の第3の具体例を図25および図26を用いて説明する。図25は本発明の実施例にかかる液晶表示装置の駆動方法を説明するタイミング図であり、正極性フレーム期間と負極性フレーム期間における各駆動信号のタイミングを示す。また、図26は本発明の実施例にかかる液晶表示装置の駆動方法を説明するタイミング図であり、正極性フレーム期間と負極性フレーム期間における各駆動信号のタイミングを示す。

【0122】

すなわち、図25と図26はn行m列番目の画素に接続される信号配線の電位 V_{sigm} の正極性フレーム期間と負極性フレーム期間におけるタイミング、第1走査配線の電位から最終走査配線までの電位($V_{g1} \sim V_{gn} \sim V_{gN}$)のタイミングを示し、対向電極電位は時間によらず一定で V_{com} である。

【0123】

前記具体例と同様に、1フレーム期間が走査期間と保持期間に分割されている。各信号配線の駆動は、1フレーム期間毎に正極性フレーム期間と負極性フレーム期間が交互に繰り返されている。信号配線の列毎に、正極性信号配線と負極性信号配線が交互に繰り返されている。第3の具体例における保持期間の駆動方法

は、第 1 の具体例における保持期間の駆動方法と全く同じで、正及び負極性信号配線は、保持期間において、正及び負極性信号配線のそれぞれに応じた最適な電位にする駆動を行う。該保持期間における信号配線電位の値は、第 1 の具体例に記載されている方法で決定する。

【0124】

走査期間の駆動方法について図 2 5 及び図 2 6 のタイミング図を用いて説明する。走査配線を選択状態に、信号配線電位を所望の画像データを書き込むための電位にして、画像データを画素に書き込むという駆動を k (k は 2 以上、 N 以下の整数) 本の走査配線に対して行う。その直後、全走査配線を非選択状態にし、全走査配線を非選択状態にしている間、該信号配線が正極性信号配線である場合は、 V_{sp} 近傍の電位を中心として、該信号配線が負極性信号配線である場合は、 V_{sm} 近傍の電位を中心として、該 k 本の走査配線を走査した期間中における k 個の画像データに対応したそれぞれ k 個の信号配線電位と対称的なそれぞれ k 個の電位を、図 2 5 のタイミングチャートに示される様に、選択期間の長さ毎に、該信号配線に印加する。若しくは、該 k 個の画像データに対応した k 個の信号配線電位の平均値と対称的な電位を、図 2 6 のタイミングチャートに示される様に、該信号配線に印加するという駆動を k 本の走査配線毎に繰り返しながら、全画素に所望の画像データを走査期間内に書き込む。前記全走査配線を非選択状態にする期間の長さは限定されるものではないが、該 k 本の走査配線を走査した期間と同じ長さにすることが好ましい。また、図 2 5 のように、前記 k 個の電位を該信号配線に印加するとき、それぞれの 1 個の電位を印加している期間の長さは限定されるものではないが、選択期間の長さ毎に、該 k 個の電位を該信号配線に印加するのが望ましい。

【0125】

このような駆動をすることで、正極性信号配線から分岐する非選択状態にある画素には、実効的に正極性信号配線の保持期間における最適な電位を与え、負極性信号配線から分岐する非選択状態にある画素には、実効的に負極性信号配線の保持期間における最適な電位を与えることができる。

【0126】

走査配線の制御方法としては、第2の具体例で説明したように、シフトレジスタ143を構成するレジスタの中に、予備のレジスタを適当に配置するか、若しくは、前述された図22に示されるゲートドライバ126の構成において信号 ϕ_g 及び信号 ϕ_{gl} を適当に与えることで制御することができる。

【0127】

走査期間のソースドライバ125へのデータの転送は、図24のブロック図において、演算回路147で全走査配線が非選択時のデータを演算し、メモリ148に蓄え、画像データ転送制御手段146によって選択期間に合わせて、送信されてくる階調データをソースドライバ125に転送し、全走査配線が非選択にある期間に合わせて、前記メモリ148に蓄積されている所望のデータをソースドライバ125に転送する。

【0128】

第1から第3の具体例における信号配線電位 V_{sp} 及び V_{sm} を決定する方法についてさらに詳しく説明する。 V_{sp} を最終走査配線若しくはその走査配線の近傍の走査配線に接続される画素の正極性フレーム期間における中間調の反射率変動が最も小さくなる電位とし、 V_{sm} を最終走査配線若しくはその走査配線の近傍の走査配線に接続される画素の負極性フレーム期間における中間調の反射率変動が最も小さくなる電位とする。

【0129】

この時、正極性フレーム及び負極性フレーム期間における中間調の反射率変動が最も小さくなる信号配線電位を決定する際に、第1の具体例で説明した式(1)及び式(9)と式(10)を用いて正及び負極性フレーム期間における中間調の反射率変動が最も小さくなる信号配線電位の大体の目安をつける。以上のような駆動を行うことで、フレーム期間が1/60秒に比べて長い場合においても、ちらつきの無い良好な高品質の表示が得られる。

【0130】

なお、以上の説明では、反射型の液晶表示装置を用いた実施例を説明したが、透過型あるいは半透過反射型の液晶表示装置にも本発明は同様に適用できることは言うまでもない。

【0131】

【発明の効果】

以上説明したように、本発明によれば、駆動周波数を低くした場合に発生する表示のちらつき（フリッカ）を無くすことができ、表示品位を保ちながら駆動周波数を低減して低消費電力化を実現した液晶表示装置を提供することができる。

【図面の簡単な説明】

【図1】 本発明にかかる液晶表示装置のシステム構成を説明するブロック図である。

【図2】 液晶パネルの下基板に形成される一画素付近の構造を説明する平面図である。

【図3】 図2のA-A'線に沿った画素の断面図である。

【図4】 本実施例における液晶表示装置を構成する液晶パネルの配線例を示す模式図である。

【図5】 本発明の実施例における走査期間に各信号配線に画像データを転送する方法の説明図である。

【図6】 本発明の実施例における液晶表示装置を構成する液晶パネルに配設されるn行m列番目の画素の等価回路の説明図である。

【図7】 本発明の実施例における液晶表示装置を構成する液晶パネルに配設される画素の非選択期間における等価回路の説明図である。

【図8】 フリッカ強度の定義を説明するための反射率の時間変動の説明図である。

【図9】 検知限に対応するフリッカ強度の周波数依存性を示す図である。

【図10】 本発明の実施例における液晶表示装置の具体的な駆動方法を説明するタイミング図である。

【図11】 非選択期間におけるn行m列番目の画素の等価回路の説明図である。

【図12】 非選択期間において、n行m列番目の画素に接続される信号配線電位が変動していない場合の該画素の等価回路の説明図である。

【図13】 非選択期間において、n行m列番目の画素に接続される信号配

線電位が変動している場合の該画素の等価回路の説明図である。

【図 14】 測定された液晶パネルの正極性フレーム期間における反射率の液晶電圧依存性をグラフで示す説明図である。

【図 15】 本発明の実施例における液晶表示装置の具体的な駆動方法を説明するタイミング図である。

【図 16】 本発明の実施例にかかる液晶表示装置における走査配線の制御方法の説明図である。

【図 17】 本発明の実施例にかかる液晶表示装置の駆動の制御方法の説明図である。

【図 18】 本発明の実施例にかかる液晶表示装置の保持期間における駆動の制御方法の説明図である。

【図 19】 本発明の実施例にかかる液晶表示装置の保持期間における駆動の制御方法の説明図である。

【図 20】 本発明の実施例における液晶表示装置の他の具体的な駆動方法を説明するタイミング図である。

【図 21】 本発明に係る液晶表示装置の駆動の制御方法の説明図である。

【図 22】 本発明の実施例にかかる液晶表示装置における走査配線の制御方法の説明図である。

【図 23】 本発明の実施例にかかる液晶表示装置における走査配線の制御方法の説明図である。

【図 24】 本発明の実施例にかかる液晶表示装置の駆動の制御方法の説明図である。

【図 25】 本発明の実施例にかかる液晶表示装置の駆動方法を説明するタイミング図である。

【図 26】 本発明の実施例にかかる液晶表示装置の駆動方法を説明するタイミング図である。

【符号の説明】

101・・・薄膜トランジスタ (TFT)、02・・・液晶抵抗 (R_l)
、103・・・液晶容量 (C_l)、104・・・保持容量 (C_{stg})、10

5 対向電極、106 容量配線、107 薄膜トランジスタのオフ抵抗 (R_{off})、108 走査配線、109 信号配線、110 信号配線と画素電極間の寄生容量、111 画素電極 (反射電極)、112 スルーホール、113 下側容量パッド、114 上側容量パッド、115 α -Si 半導体膜、116 液晶層、117 透明電極、118 カラーフィルタ、119 ガラス基板、120 位相差板、121 偏光板、122 層間絶縁膜、123 ゲート絶縁膜、124 液晶パネル、125 ソースドライバ、126 ゲートドライバ、127 画像メモリ、128 液晶表示装置、129 コントロール IC、130 ゲート電極、131 ソース電極、132 ドレイン電極、133 薄膜トランジスタリーク電流、134 液晶リーク電流、135 1 行 1 列番目の画素、136 N 行 1 列番目の画素、137 1 行 M 列番目の画素、138 N 行 M 列番目の画素、139 保持期間電位制御回路、140 配線 A、141 配線 B、142 選択スイッチ、143 シフトレジスタ、144 出力アンプ、145 論理積回路、146 画像データ転送制御手段、147 演算回路、148 メモリ。